

PATENT  
2257-01698

JC490 U.S. PTB  
09/25/289  
11/29/00

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant: SHIDA, Tetsuro et al.  
Appl. No.: New Group:  
Filed: November 29, 2000 Examiner:  
For: DECODER AND REPRODUCING UNIT

L E T T E R

Assistant Commissioner for Patents  
Washington, DC 20231

November 29, 2000

Sir:

Under the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55(a), the applicant(s) hereby claim(s) the right of priority based on the following application(s):

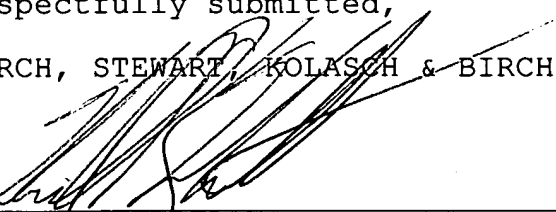
<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
JAPAN	2000-190645	June 26, 2000

A certified copy of the above-noted application(s) is(are) attached hereto.

If necessary, the Commissioner is hereby authorized in this, concurrent, and future replies, to charge payment or credit any overpayment to Deposit Account No. 02-2448 for any additional fee required under 37 C.F.R. §§ 1.16 or 1.17; particularly, extension of time fees.

Respectfully submitted,

BIRCH, STEWART, KOLASCH & BIRCH, LLP

By   
Michael K. Mutter, #29,680

MKM/cqc  
2257-0169P

P.O. Box 747  
Falls Church, VA 22040-0747  
(703) 205-8000

Attachment

BSKB 703-205-8000  
S. A et al.  
2257-0169P  
1061

日 本 国 特 許 庁

PATENT OFFICE  
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office.

出 願 年 月 日  
Date of Application:

2000年 6月26日

出 願 番 号  
Application Number:

特願2000-190645

出 願 人  
Applicant(s):

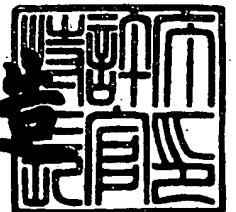
三菱電機株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2000年 7月14日

特許庁長官  
Commissioner,  
Patent Office

及 川 耕 造



出証番号 出証特2000-3055336

【書類名】 特許願

【整理番号】 524029JP01

【提出日】 平成12年 6月26日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 5/92

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会  
社内

【氏名】 志田 哲郎

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会  
社内

【氏名】 小坂 英明

【特許出願人】

【識別番号】 000006013

【氏名又は名称】 三菱電機株式会社

【代理人】

【識別番号】 100089233

【弁理士】

【氏名又は名称】 吉田 茂明

【選任した代理人】

【識別番号】 100088672

【弁理士】

【氏名又は名称】 吉竹 英俊

【選任した代理人】

【識別番号】 100088845

【弁理士】

【氏名又は名称】 有田 貴弘

【手数料の表示】

【予納台帳番号】 012852

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 デコーダおよび再生装置

【特許請求の範囲】

【請求項 1】 デコード処理に関する時刻を規定する時刻管理情報を含む符号化データを受信し、復号化するデコード部と、

前記時刻管理情報が表現する本来の速度よりも遅い速度で前記符号化データが前記デコード部へ入力されるときに、前記符号化データの 1 単位ごとの復号化の開始および復号化データの前記 1 単位ごとの出力の開始を、前記遅い速度に適合した時刻に行うよう、前記時刻管理情報にもとづいて指示する処理制御部と、

前記デコード部が出力する前記復号化データを一時的に保持する記憶部と、

当該記憶部が保持する前記復号化データの中から 1 単位分の内容を、前記時刻管理情報にもとづいて前記本来の速度に適合した周期で出力させる出力制御部と、を備えるデコーダ。

【請求項 2】 前記処理制御部が、

基準クロック信号を生成するクロック生成部と、

前記基準クロック信号を前記遅い速度と前記本来の速度との比率で分周することにより分周クロックを生成する分周部と、

前記分周クロックを計数する計数部と、を備え、前記計数部の計数値と前記時刻管理情報とを比較することにより、前記復号化の開始および前記出力の開始の時期を決定する、請求項 1 に記載のデコーダ。

【請求項 3】 前記デコード部は、前記分周クロックに同期して前記符号化データを復号化する、請求項 2 に記載のデコーダ。

【請求項 4】 前記デコード部は、前記基準クロックに同期して前記符号化データを復号化する、請求項 2 に記載のデコーダ。

【請求項 5】 前記出力制御部は、

前記基準クロック信号を計数する別の計数部を備え、当該別の計数部の計数値と前記時刻管理情報とを比較することによって、前記周期を決定する、請求項 2 ないし請求項 4 のいずれかに記載のデコーダ。

【請求項 6】 前記出力制御部は、

前記処理制御部が決定する前記 1 単位ごとの出力の開始の時期の一つを、前記 1 単位分の内容を前記周期で出力させる時期の起点とする、請求項 5 に記載のデコーダ。

【請求項 7】 前記記憶部は、すでに保持するデータを、前記デコード部が出力する前記復号化データで更新することにより、前記復号化データの最新の 1 単位分を保持する、請求項 1 ないし請求項 6 のいずれかに記載のデコーダ。

【請求項 8】 前記符号化データがフレーム間予測符号化データを含む画像データであって、前記 1 単位が 1 フレームであり、

前記記憶部は、前記デコード部が出力する前記復号化データの中で、前記フレーム間予測符号化データの復号化に必要な画像データをも保持し、

前記デコード部は、前記記憶部が保持する前記フレーム間予測符号化データの復号化に必要な前記画像データを参照することにより、前記フレーム間予測符号化データの復号化を行う、請求項 7 に記載のデコーダ。

【請求項 9】 請求項 1 ないし請求項 8 のいずれかに記載のデコーダと、記録媒体に記録された前記符号化データを、外部からの指示に応じた速度で読み出し、前記デコーダへ入力する再生信号処理部と、を備える再生装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、MPEGデータ（すなわち、MPEG規格にもとづいて符号化されたデータ）の復号化に好適なデコーダおよび当該デコーダを備える再生装置に関し、特に、符号化データが通常速度（すなわち、符号化データに記録される時刻管理情報が表現する本来の速度）よりも遅い速度であるスロー速度で入力されるとき処理であるスロー・デコード処理を、簡素なハードウェア構造で実現するための改良に関する。

【0002】

【従来の技術】

図 13 は、従来の MPEG データ再生装置の構成を示すブロック図である。この再生装置 150 は、例えば特開平 11-146339 号公報に開示されており、磁

気テープを通じて入力されるMPEGデータに対してスロー・デコード処理を行い、それによって画像のスロー再生（すなわち、スロー速度での再生処理）が可能ないように構成されている。再生装置150は、例えばデジタル・ビデオ・レコーダに組み込まれている。

#### 【0003】

再生装置150において、テープ1はMPEGデータを記録し再生するための磁気的記憶媒体であり、モーター・ドライブ2はテープ1の走行速度を制御する装置要素である。再生ヘッド3はテープ1に記録された信号を読み取り、再生アンプ4は再生ヘッド3で読み取られた信号を増幅する。再生信号処理部5は再生アンプ4で増幅された信号を復調するとともに、再生データとして復号する。エラー訂正部6は再生信号処理部5で復号された再生データの誤り訂正処理を行う。バッファメモリ7は誤り訂正時の再生データを一時的に保持する。通常再生用バッファ20は通常再生（すなわち、通常速度での再生処理）を行う時に誤り訂正後の再生データを一時的に保持する。MPEGデータ切り替えスイッチ21は、通常再生時とスロー再生時との間で、バッファ出力を選択する。

#### 【0004】

また、フレーム周波数判定部22はスロー再生時にフレーム周波数を判定する。スロー再生バッファ23はスロー再生時にMPEGデータを一時的に保持する。差分0Bピクチャ生成部24は差分0のBピクチャを生成する。Bピクチャ挿入スイッチ25は、スロー再生データに差分0のBピクチャを挿入する。スロー再生制御部26は再生倍速を判定し、スロー再生データのピクチャ種類の判定結果にもとづいて、差分0のBピクチャの挿入を制御する。ピクチャ種類判定部27はスロー再生データのピクチャ種類を判定する。データ並べ替え部28は、差分0のBピクチャが挿入されたMPEGデータに、タイムスタンプ変更、GOP数変更及び表示順データ変更を施す。MPEGシステムレイヤ・デコーダ29は、システム・レイヤ（MPEG-TS）のデコード処理を行う。VCX030は、MPEGデータのデコード動作において基準となる27MHzクロックを、MPEGシステムレイヤ・デコーダ29からの制御信号にもとづいて生成する。MPEGビデオ・デコーダ29、31は、MPEGデータをデコードする。

## 【 0 0 0 5 】

つぎに、再生装置 1 5 0 の動作について説明する。テープ 1 に記録された信号は再生ヘッド 3 によって読み取られ、再生アンプ 4 で増幅された後、再生信号処理部 5 で復調、同期信号検出、データ分離などの信号処理がなされた後、エラー訂正部 6 へ入力される。エラー訂正部 6 は、入力された再生データをバッファメモリ 7 へ一旦蓄える。そして、記録時にエラー訂正符号が付加される 1 単位 of データがすべてそろった段階で、エラー訂正部 6 はエラー訂正を行う。これにより、再生にともなうエラーをほぼ完全に訂正することが可能となる。

## 【 0 0 0 6 】

通常再生時には、エラー訂正部 6 から出力されるエラー訂正後のデータが、通常再生用バッファ 2 0 および切り換えスイッチ 2 1 を介して MPEG デコーダ 3 1 へ送られる。一方、スロー再生の際には、テープ 1 に記録される 1 トラック分のすべての信号が複数回のヘッドスキャンによって再生される。例えば、デジタル VCR 協議会で定める DVCR の場合では、1 トラックを単位としてエラー訂正符号が付加される。このためエラー訂正部 6 は、1 トラック分の再生データをバッファメモリ 7 に蓄積し、蓄積した 1 トラック分の再生データに対してエラー訂正を行う。

## 【 0 0 0 7 】

図 1 4 は、図 1 3 の再生装置 1 5 0 の動作を説明するためのタイミングチャートであり、再生装置 1 5 0 によりデコードされる画像データの構成を示している。スロー再生時の動作を説明する前に、スロー再生時の表示すべき画像データと、デコーダへ入力される画像データについて、図 1 4 を用いて説明する。図 1 4 においてデータ列 (a) は、一般的な MPEG 形式の画像データの構造を示している。この MPEG 画像データは、表示順で、I 0, B 0, B 1, P 0, B 2, B 3, P 1, B 4 …… の順序で構成されている。

## 【 0 0 0 8 】

I 0 ピクチャはフレーム内符号化画像であり、単独で一枚のフレームを再構成することが可能である。P 0 ピクチャは I 0 ピクチャから、P 1 ピクチャは P 0 ピクチャから、それぞれ予測されるフレーム間予測符号化画像であり、B 0 およ



びB1ピクチャはI0ピクチャとP0ピクチャから、またB2およびB3ピクチャはP0ピクチャとP1ピクチャから、それぞれ予測されるフレーム間予測符号化画像である。

#### 【0009】

データ列(a)にもとづいて1/3倍速のスロー再生を行った場合には、データ列(b)のように、表示順ではI0, B0, B1, P0と3フレーム間隔のまばらなデータしか存在しない。これを表示する際にはデータ列(c)のように、各フレームを3回繰り返して出力する必要がある。しかしながら、通常のデジタル放送受信機等に組み込まれるMPEGデコーダにおいては、データ列(b)のような標準的ではないフレームがまばらなMPEGデータを受けとって、データ列(c)のように各画像を繰り返し表示するためには、それに対応した特別な仕掛けが必要となる。

#### 【0010】

これに対して、データ列(c)のようなフレーム列を表示するように、標準的なMPEGデータを作ってMPEGデコーダへ入力すれば、特別な仕掛けを有しないMPEGデコーダであっても、良好なスロー再生画像を表示することが可能となる。データ列(c)のようなフレーム列を表示する標準的なMPEGデータが、データ列(d)である。データ列(d)においても、データ列(a)～(c)と同様に、各ピクチャが表示順に図示されている。

#### 【0011】

データ列(d)では、まず、再生されたI0ピクチャのデータが、データの内容を変更することなくそのまま出力される。つぎに、I0ピクチャを繰り返して表示するために差分0の前方予測のBピクチャBaが2回(2フレーム分)出力される。Baピクチャは前方予測のBピクチャであるので、それより前に表示されるIまたはPピクチャから予測されるフレーム間予測符号化画像である。図14に例示されるデータ列(d)では、BaピクチャはI0ピクチャから予測されるフレーム間予測符号化画像であり、特別の仕掛けのない通常のMPEGデコーダでも、Baピクチャが入力されると、I0ピクチャから前方予測した差分0の画像、つまりI0フレームと同じ画像が出力される。

## 【 0 0 1 2 】

なお、I 0 ピクチャを 3 回繰り返して表示させるために、データ列 (c) のように、I 0 ピクチャのデータをそのまま 3 回繰り返して出力してもよい。しかしながら、通常において、他の種類のピクチャに比べて I ピクチャのデータ量は多いためこれを連続させると、デコーダ側でバッファがあふれるおそれがあるため、データ列 (d) では、差分 0 の前方予測 B ピクチャである B a ピクチャを出力させているのである。

## 【 0 0 1 3 】

次に、元のデータ内容での B 0 ピクチャを 3 回繰り返して表示させるために、まず、B 0 ピクチャをそのまま出力する。B 0 ピクチャは、それより前に表示される I 0 ピクチャと、それより後に表示される P 0 ピクチャとから予測されるフレーム間予測符号化画像である。I 0 ピクチャと P 0 ピクチャはそのまま出力されるので、B 0 ピクチャにおいても、そのデータ内容を変更されることなく、元ままで出力される。この後に続いて、B 0 ピクチャを 2 回繰り返して表示させるために、この後に B 0 ピクチャが 2 回連続して出力される。同じ理由により、その次の B 1 ピクチャを 3 回繰り返して表示させるために、B 1 ピクチャがそのまま 3 回繰り返して出力される。

## 【 0 0 1 4 】

この後、P 0 ピクチャを 3 回繰り返して表示させる必要があるが、P 0 ピクチャのデータをそのまま 3 回繰り返し出力するわけにはいかない。この理由は次の通りである。

## 【 0 0 1 5 】

P 0 ピクチャはそれより前に表示される I ピクチャまたは P ピクチャから予測されるフレーム間予測符号化画像であり、ここでは I 0 ピクチャから予測されるフレーム間予測符号化画像である。P 0 ピクチャの I 0 ピクチャとの差分を  $dP_0$  と表すと、 $P_0 = I_0 + dP_0$  のように表される。仮に、P 0 ピクチャのデータを 3 回繰り返して出力するとすると、2 つ目の P 0 ピクチャを受け取ったデコーダは、その前に表示される P ピクチャ、すなわち P 0 ピクチャからの差分データであると、2 つ目の P 0 データを解釈し、その前の P 0 ピクチャ ( $= I_0 + d$

P0)と同じではなく、 $\{(I0 + dP0) + dP0\}$ の画像を表示してしまう。

#### 【0016】

そこで、I0ピクチャの場合と同じように、まず、P0ピクチャをそのまま出力し、その後に、このP0ピクチャと差分0の画像、つまりP0ピクチャと同じ画像を2回続けて表示させるために、前方予測の差分0のBピクチャであるBbピクチャ（データ内容はBaピクチャと同じ）が2回続けて出力される。

#### 【0017】

以上のように、データ列(a)で表される元の画像を1/3スロー再生する場合には、表示順でデータ列(d)のような画像データを生成し、出力することによって、フレーム周波数が表示フレーム周波数に等しく、かつ標準のデコーダを用いてデータ列(c)のように表示される画像データを供給することが可能となる。データ列(d)のフレーム列をデータ出力の順に書き直すと、データ列(e)となる。両方向予測のB0ピクチャおよびB1ピクチャは表示順序が後に位置するIおよびPピクチャのデータが揃わないとデコードできないため、データ列(e)では、Bピクチャのデコードに必要なIピクチャおよびPピクチャが、B0ピクチャおよびB1ピクチャよりも先に出力される。

#### 【0018】

データ列(d)のような画像データを生成する手順について、図13に戻って説明する。スロー再生によって再生された画像データは、エラー訂正部6により1トラック分まとめられた後に出力される。図13が示す再生装置150では、スロー再生により本来の伝送速度よりも遅い速度でデータが伝送されるため、スロー再生時は、このデータは一旦スロー再生用のバッファ23に蓄積されるとともにフレーム周波数判定部22へ入力される。フレーム周波数判定部22では、MPEGデータの中に含まれる画像フォーマット情報から、表示するフレーム周波数が判定され、その判定結果がスロー再生制御部26へ入力される。

#### 【0019】

スロー再生制御部26は、切り替えスイッチ25をスロー再生用バッファ23の側に切り替えて、スロー再生用バッファ23の読み出し制御を行い、1ピクチャ

ャ分のデータをスロー再生用バッファ23から読み出す。1ピクチャ分のデータが読み出されたときには、ピクチャ種別判定部27によって、スロー再生用バッファ23から読み出されたピクチャデータがI、P、Bピクチャのいずれであるかが判定され、その判定結果がスロー再生制御部26に送られる。スロー再生制御部26は、ピクチャ種別判定部27からの判定結果に応じて切り換えスイッチ25を制御する。

#### 【0020】

すなわち、読み出された1ピクチャ分のデータがIまたはPピクチャであれば、スロー再生制御部26は、切り替えスイッチ25を差分0Bピクチャ生成部24の側へ切り替え、前方予測の差分0のBピクチャを出力させる。また読み出されたデータがBピクチャであった場合は、スロー再生制御部26は、切り替えスイッチ26をスロー再生用バッファ23の側に保持して、Bピクチャの読み出しを再度行う。

#### 【0021】

これらの疑似画像の出力回数は、あらかじめ決められたスロー再生速度に基づいて、スロー再生制御部26で決定される。上記の例のように1/3倍速の場合は、スロー再生制御部26にスロー再生開始の命令が入力されると、スロー再生制御部26は、テープ1を駆動するモータ2を1/3倍速で回転させるとともに、前述したように読み出しデータの1フレームに対して2フレームのデータを挿入する。

#### 【0022】

このようにして、切り換えスイッチ25から、図14のデータ列(e)のような画像データ列が出力される。切り換えスイッチ25から出力された各データは、データ並び替え部28および切り換えスイッチ21を介してMPEGデコーダ28, 31へ送られる。

#### 【0023】

データ並び替え部28は、タイムスタンプ、GOP数、および表示順を変更する装置要素である。すなわち、元の画像データに付されているタイムスタンプ(すなわち、画像データをデコードし表示する相対時刻)が1/3倍速スローであ

れば、元の時刻を3倍に引き延ばした時刻に変更せしめられるとともに、各GOP (Group of Pictures) 内のピクチャ数が3倍に書き換えられる。また、各GOP内での各ピクチャの表示順も、挿入された疑似画像Ba, Bbを含めた順番へと書き換えられる。

#### 【0024】

このようにしてスイッチ21を経由して出力されるデータは、スロー再生のデータ伝送速度に適応したタイムスタンプを有するMPEGデータとして、MPEGシステム・レイヤ・デコーダ29へ入力される。MPEGシステム・レイヤ・デコーダ29では、該入力されたMPEGデータからタイムスタンプ等を抽出して、システム・クロックを生成するVCX030を制御するとともに、画像データを取り出してMPEGビデオ・デコーダ31へ入力する。MPEGビデオ・デコーダ31では、入力されたMPEG画像データをデコードし、映出可能な画像データを出力する。

#### 【0025】

##### 【発明が解決しようとする課題】

しかしながら、従来のMPEGデータ再生装置では、図13が示すようにスロー再生を実現するための回路構成が複雑になるという問題点があった。また、これとも相まって、装置の各要素の制御が複雑であるという問題点があった。さらに、スロー再生用の差分0のBピクチャが1ピクチャ単位で挿入されるため、基本的に整数分の一倍速にしか対応できないという問題点があった。

#### 【0026】

本発明は、従来の技術における上記した問題点を解消するためになされたもので、複雑な回路構成を必要とせず、かつ整数分の一倍速に限定されない自由度の高いスロー再生を実現するMPEGデコーダを提供することを目的とする。

#### 【0027】

##### 【課題を解決するための手段】

第1の発明の装置は、デコーダであって、デコード処理に関する時刻を規定する時刻管理情報を含む符号化データを受信し、復号化するデコード部と、前記時刻管理情報が表現する本来の速度よりも遅い速度で前記符号化データが前記デコード部へ入力されるときに、前記符号化データの1単位ごとの復号化の開始およ

び復号化データの前記 1 単位ごとの出力の開始を、前記遅い速度に適合した時刻に行うよう、前記時刻管理情報にもとづいて指示する処理制御部と、前記デコード部が出力する前記復号化データを一時的に保持する記憶部と、当該記憶部が保持する前記復号化データの中から 1 単位分の内容を、前記時刻管理情報にもとづいて前記本来の速度に適合した周期で出力させる出力制御部と、を備える。

## 【 0 0 2 8 】

第 2 の発明の装置では、第 1 の発明のデコーダにおいて、前記処理制御部が、基準クロック信号を生成するクロック生成部と、前記基準クロック信号を前記遅い速度と前記本来の速度との比率で分周することにより分周クロックを生成する分周部と、前記分周クロックを計数する計数部と、を備え、前記計数部の計数値と前記時刻管理情報とを比較することにより、前記復号化の開始および前記出力の開始の時期を決定する。

## 【 0 0 2 9 】

第 3 の発明の装置では、第 2 の発明のデコーダにおいて、前記デコード部が、前記分周クロックに同期して前記符号化データを復号化する。

## 【 0 0 3 0 】

第 4 の発明の装置では、第 2 の発明のデコーダにおいて、前記デコード部が、前記基準クロックに同期して前記符号化データを復号化する。

## 【 0 0 3 1 】

第 5 の発明の装置では、第 2 ないし第 4 のいずれかの発明のデコーダにおいて、前記出力制御部が、前記基準クロック信号を計数する別の計数部を備え、当該別の計数部の計数値と前記時刻管理情報とを比較することによって、前記周期を決定する。

## 【 0 0 3 2 】

第 6 の発明の装置では、第 5 の発明のデコーダにおいて、前記出力制御部が、前記処理制御部が決定する前記 1 単位ごとの出力の開始の時期の一つを、前記 1 単位分の内容を前記周期で出力させる時期の起点とする。

## 【 0 0 3 3 】

第 7 の発明の装置では、第 1 ないし第 6 のいずれかの発明のデコーダにおいて

、前記記憶部が、すでに保持するデータを、前記デコード部が出力する前記復号化データで更新することにより、前記復号化データの最新の1単位分を保持する。

#### 【0034】

第8の発明の装置では、第7の発明のデコーダにおいて、前記符号化データがフレーム間予測符号化データを含む画像データであって、前記1単位が1フレームであり、前記記憶部は、前記デコード部が出力する前記復号化データの中で、前記フレーム間予測符号化データの復号化に必要な画像データをも保持し、前記デコード部は、前記記憶部が保持する前記フレーム間予測符号化データの復号化に必要な前記画像データを参照することにより、前記フレーム間予測符号化データの復号化を行う。

#### 【0035】

第9の発明の装置は、再生装置であって、第1ないし第8のいずれかの発明のデコーダと、記録媒体に記録された前記符号化データを、外部からの指示に応じた速度で読み出し、前記デコーダへ入力する再生信号処理部と、を備える。

#### 【0036】

##### 【発明の実施の形態】

以下の各実施の形態の装置は、従来周知のMPEG2-TS(Transport Stream)の形式で符号化(符号化は、MPEG2-TSの場合には圧縮化と多重化の双方を含む)されたMPEGデータ(MPEGデータは、MPEG2-TSの場合には最も広くは、複数チャネルの画像データ、複数チャネルの音声データ、およびその他のデータを含む)を受信し、復号化するデコーダおよび当該デコーダを有する再生装置であり、特にデコーダは本来の速度よりも遅い速度で入力されるMPEGデータを復号可能に構成される。上記デコーダを有する再生装置は、MPEGデータが記録された記録用テープを記録時よりも遅い速度で再生可能であり、それにより本来の速度よりも遅い速度で読み取られたMPEGデータを復号可能に構成されている。

#### 【0037】

MPEG2-TSは、当業者に周知の規格であるため、例えば時刻管理情報としてのPCR、PTS、DTSなど、本規格にもとづく各種の用語については、簡単な説

明を付するのみで、その詳細な説明は略する。また、各実施の形態では、MPEG2-TSにもとづくMPEGデータを処理の対象とする例について説明するが、本発明の装置はMPEG2-TSの時刻管理情報と同等のデコード処理に関する時刻を規定する情報を有する符号化データなど、より広範囲の符号化データを処理の対象とすることが可能である。

#### 【 0 0 3 8 】

##### 実施の形態 1.

図 1 は本発明の実施の形態 1 による MPEG データ再生装置のブロック図である。なお、以下の図において、図 1 3 に示した従来の装置と同一部分または相当部分（同一の機能をもつ部分）については、同一符号を付してその詳細な説明を略する。また、図 1 では、信号線の中で MPEG データに含まれる信号を伝達する部分は太線で描かれている。

#### 【 0 0 3 9 】

図 1 の MPEG データ再生装置 1 0 1 は、MPEG デコーダ 1 1 1 を備えており、この MPEG デコーダ 1 1 1 には、エラー訂正部 6 から再生・復号後の MPEG データが入力される。MPEG デコーダ 1 1 1 において、MPEG システムレイヤ・デコーダ 8 はエラー訂正部 6 から送られる再生・復号後の MPEG データに対して、システム・レイヤ（MPEG-TS）のデコード処理を行う。S T C（System Time Counter）回路 9 は、MPEG 画像／音声データのデコード及び出力（表示）タイミングのベースとなる P C R（Program Clock Reference：番組基準クロック情報）によりデコード／出力（表示）のタイミングを計数するカウンタである。P C R は時刻管理情報の一種である。

#### 【 0 0 4 0 】

MPEG ビデオ・デコード部 1 0 a は、入力された MPEG 画像データをデコードし、デコード後の画像データを出力する。表示時刻判定部 1 1 a は、デコード後のデータ出力（表示）タイミングを示す P T S（Presentation Time Stamp）を、MPEG 画像データから読み取り、上記した P C R に基づいて計数を行っている S T C 回路 9 の計数値と P T S との比較を行い、S T C 回路 9 の計数値が P T S に対して所定の近傍値まで到達した時に、デコードデータの出力（表示）を開始するた



めの制御信号を、MPEGビデオ・デコード部10aおよびスロー・デコード用表示時刻判定部16aへ付与する。PTSは時刻管理情報の一種である。

【0041】

MPEGデコーダ111に接続されるVCX012aは、MPEGデコーダ111においてデコード処理等の基本時間単位となる27MHzの基準クロックを、MPEGデコーダ111からの制御にもとづいて生成する。スロー・デコード制御部12bは、27MHzのクロックを再生速度に応じて分周してシステムクロックを得て、MPEGシステムレイヤ・デコーダ8とSTC回路9へ供給するとともに、通常デコード（すなわち、通常速度でのデコード）の場合と、スロー・デコード（すなわち、スロー速度でのデコード）の場合との間で、表示命令信号を切り替えてフレームバッファ19に出力するための切り替えスイッチ13を制御する。

【0042】

切り替えスイッチ13は、表示時刻判定部11aから出力される制御信号と、スロー・デコード時にスロー・デコード用表示時刻判定部16aにて別途生成されるスロー・デコード用制御信号とを、切替自在に選択する。MPEGデコーダ111に接続されるスロー再生制御部14は、図示しないユーザ・インターフェース等を通じて指示された速度でのデータ再生を達成するために、モーター・ドライブ2、分周比選択部12bおよび切り替えスイッチ13を制御する。

【0043】

フレームレート判定部15は、表示時のフレーム周波数を表現する情報であってMPEG画像データの中に存在するフレーム周波数情報を読み出し、スロー・デコード用表示時刻判定部16aへ出力する。本明細書では、フレーム周波数情報は、時刻管理情報の一種であるとする。スロー・デコード用表示時刻判定部16aは、表示時刻判定部11aからの表示制御信号と、フレームレート判定部15からのフレーム周波数情報、およびVCX012aからの基準クロックにもとづいて、スロー再生時の表示制御信号を生成する。

【0044】

MPEGデコーダ111に接続されるローカル・メモリ17は、MPEGビデオ・デコード部10aがデコードを実行する際に、画像データを展開する記憶媒体である

。MPEGデコーダ111に接続されるビデオ・エンコーダ18は、デコードされた後のデジタル形式の画像データであるデジタル・ビデオ信号をアナログ形式の画像データであるアナログ・ビデオ信号VOへ変換する。フレームバッファ19は、MPEGビデオ・デコード部10aから出力されたデジタル・ビデオ信号の1フレーム分を一時的に保持する。

#### 【0045】

つぎに、MPEGデコーダ111の動作を、図1を参照しつつ説明する。テーブル1に記録された信号は、再生ヘッド3から読み出され、再生アンプ4で増幅された後、再生信号処理部5で復調、同期信号検出、データ分離などの信号処理を施され、その後、エラー訂正部6へ入力される。エラー訂正部6は、入力された再生データを一旦バッファメモリ7に蓄える。そして、記録時にエラー訂正符号が付加される1単位のデータがすべてそろった段階で、エラー訂正部6はエラー訂正を行う。これにより、ほぼ完全に再生時のエラーを訂正することが可能となる。

#### 【0046】

エラー訂正部6から出力されるエラー訂正後の信号は、MPEG-TS (TS: Transport Stream) 形式のデータ・ストリームであり、MPEG規格に基づいて圧縮処理された画像データ (ビデオ・データ)、音声データ (オーディオ・データ)、およびこれらに関する付加情報が、パケット化された形式で時分割多重化されている。MPEG-TS形式のデータストリームは、MPEGシステムレイヤ・デコーダ8へ入力され、画像データのパケットのみを選択して得られるビデオPES (Packetized Elementary Stream) とPCRとが抽出される。ビデオPESは、MPEG規格に準拠した画像の符号化ストリームであり、ピクチャ毎の復号時刻を示すタイムスタンプであるDTS (Decode Time Stamp) と、ピクチャ毎の表示時刻を示すタイムスタンプであるPTS (Presentation Time Stamp) とを含んでいる。DTSも時刻管理情報の一種である。PCRは、MPEGデータ再生装置において画像・音声の符号化・復号化の際に基準時刻となるSTC回路9の計数値を校正するための情報である。MPEGシステムレイヤ・デコーダ8は、MPEGビデオ・デコード部10a、表示時刻判定部11a、およびフレームレート判定部15へビデオPESを伝え、STC回路9へPCRを伝える。

## 【 0 0 4 7 】

P C R は、本来において、MPEG-T S 形式のデータストリームがエンコードされたときに設定された伝送データレートに適応した時間間隔であり、2 7 M H z の基準クロックによる計数値の変化として与えられるため、MPEG システムレイヤ・デコーダ 8 は、入力された MPEG-T S 形式のデータ・ストリームの中から P C R を読み取り、さらに S T C 回路 9 から現時点の計数値を読み取り、読み出した計数値と P C R の値との差分信号にもとづいて、V C X 0 1 2 a へ制御信号を出力することにより、データストリームに重畳されたシステム時間を再現し、それによってデコード処理を可能にしている。V C X 0 1 2 a では、入力された制御信号に基づいて、発振周波数を増加あるいは減少させることにより、データストリームの中の P C R に適合するクロック周波数が得られるように調整する。すなわち、読み取られた P C R が示す時刻よりも、読み取った現時点の S T C（すなわち、S T C 回路 9 の計数値）が示す時刻の方が進んでいる場合、V C X 0 1 2 a は、発振周波数を低める方向に調整する。逆に、P C R が示す時刻よりも、S T C が示す時刻の方が遅れている場合には、V C X 0 1 2 a は、発振周波数を高める方向に調整する。

## 【 0 0 4 8 】

スロー再生の際には、スロー再生制御部 1 4 は、図示しないユーザー・インターフェース等を通じて指定される再生倍速情報（すなわち、再生倍速を表現する情報）に基づいて、スロー再生に適合するよう動作モーター・ドライブ 2 を制御するとともに、再生倍速に適応した分周比で V C X 0 1 2 a の出力クロック信号を分周するようスロー・デコード制御部 1 2 b を制御し、さらに再生倍速に適応した表示時刻へ切り替えるように切り替えスイッチ 1 3 を制御する。スロー・デコード制御部 1 2 b は、スロー再生制御部 1 4 から入力される再生速度情報に基づき、入力されたクロック信号を分周する。例えば、通常速度での再生を行う場合には、スロー・デコード制御部 1 2 b は、入力されたクロック信号をそのまま（1 / 1 倍）出力するが、1 / N 倍速スロー再生を行う場合には、入力されたクロック信号を N 分周し、周波数を 1 / N 倍に変換して出力する。

## 【 0 0 4 9 】

モーター・ドライブ 2 は、スロー再生制御部 1 4 からの制御信号に基づき、テープ 1 の走行速度を変更する。1/N 倍速スロー再生時には、テープ 1 の走行速度は、通常再生時の 1/N 倍となる。従って、1/N 倍速スロー再生時には、再生ヘッド 3 から読み出される信号のデータレートも通常再生時の 1/N 倍となり、再生アンプ 4、再生信号処理部 5、エラー処理部 6 で処理された信号が、通常再生時の 1/N 倍のデータレートで MPEG システムレイヤ・デコーダ 8 へ入力される。

#### 【 0 0 5 0 】

STC 回路 9 は、スロー・デコード制御部 1 2 b から入力されるクロック信号にもとづいて計数を行う。このため 1/N 倍速スロー再生時には、VCX0 1 2 a の出力クロック信号の 1/N 倍の周波数に分周された信号にもとづいて計数が行われる。この場合、MPEG システムレイヤ・デコーダ 8 に到着するデータストリームの到着速度が 1/N 倍になっているため、データストリームから読み出した PCR と、1/N 倍に分周されたシステム・クロックに基づく STC 回路 9 の計数値との間に、変化速度の齟齬は生じず、これらの差分に基づく VCX0 1 2 a の制御信号は正しく生成される。

#### 【 0 0 5 1 】

表示時刻判定部 1 1 a は、MPEG システムレイヤ・デコーダ 8 から入力されるビデオ PES から表示タイミングを示す PTS を抽出する。表示時刻判定部 1 1 a は、さらに STC 回路 9 を監視し、PTS が示す時刻と STC 回路 9 が示す時刻が一致ないしはある一定の近傍範囲に到達した場合に、該当する画像の表示をフレームバッファ 1 9 に開始させる表示開始命令を、切り替えスイッチ 1 3 へ出力する。

#### 【 0 0 5 2 】

フレームレート判定部 1 5 は、MPEG システムレイヤ・デコーダ 8 から入力されるビデオ PES から、画像のフレーム周期を示すフレームレート情報を抽出し、フレームレート情報をスロー・デコード用表示時刻判定部 1 6 a へ出力する。スロー・デコード用表示時刻判定部 1 6 a は、フレームレート判定部 1 5 から入力されたフレームレート情報から、画像のフレーム周期を得る。またスロー・デコ

ード用表示時刻判定部 1 6 a は、表示時刻判定部 1 1 a から入力された、デコードを開始する最初のフレームの表示開始命令の到着時刻を起点とし、フレーム周期毎に表示開始命令を切り替えスイッチ 1 3 へ出力する。なお、フレーム周期の生成には、VCX0 1 2 a から入力された基準クロック信号が使用される。すなわち、スロー・デコード用表示時刻判定部 1 6 a は、基準クロック信号を計数するカウンタ（図示を略する）を有しており、その計数値とフレームレート情報とを比較することによって、フレーム周期を得ている。

## 【 0 0 5 3 】

スロー再生制御部 1 4 は、通常再生時には、表示時刻判定部 1 1 a が出力する表示開始命令がフレームバッファ 1 9 へ入力されるように、切り替えスイッチ 1 3 を制御し、スロー再生時には、スロー・デコード用表示時刻判定部 1 6 a が出力する表示開始命令がフレームバッファ 1 9 へ入力されるように、切り替えスイッチ 1 3 を制御する。

## 【 0 0 5 4 】

図 2 は、表示時刻判定部 1 1 a とスロー・デコード用表示時刻判定部 1 6 a とが出力する表示開始命令が、切り替えスイッチ 1 3 を経由して、フレームバッファ 1 9 へ入力されるタイミングを示すタイミングチャートである。タイミングチャート (a) は通常再生時にフレームバッファ 1 9 に表示開始命令が入力されるタイミングを示しており、タイミングチャート (b) はスロー・デコードの一例としての 1 / 2 . 5 倍速再生時に表示時刻判定部 1 1 a が表示開始命令を出力するタイミングを示しており、タイミングチャート (c) は 1 / 2 . 5 倍速時にスロー・デコード用表示時刻判定部 1 6 a が表示開始命令を出力するタイミングを示している。図 2 は、これら 3 通りのタイミングを、互いに比較可能なように 1 つの図面に表示している。

## 【 0 0 5 5 】

通常再生時では、スロー再生制御部 1 4 は、表示時刻判定部 1 1 a が出力した表示開始命令が切り替えスイッチ 1 3 を経由してフレームバッファ 1 9 へ入力されるように、切り替えスイッチ 1 3 を制御する。タイミングチャート (a) における時刻 T 4 0 1 は、表示時刻判定部 1 1 a が、最初に表示される画像の P T S

であるPTS1と、STC回路9の計数値(ST42)とが一致したことを検出した時刻であり、この時刻において、表示開始命令が切り替えスイッチ13へ出力され、切り替えスイッチ13を経由して、フレームバッファ19へ入力される。同様にタイミングチャート(a)における時刻T402は、表示時刻判定部11aが、つぎに表示される画像のPTSであるPTS2と、STC回路9の計数値とが一致したことを検出した時刻であり、この時刻において、表示開始命令が切り替えスイッチ13へ出力され、切り替えスイッチ13を経由して、フレームバッファ19へ入力される。このように、通常再生時には、ビデオPESから抽出されたPTSと、STC回路9の計数値とが一致した時刻に、フレームバッファ19に表示開始命令が入力される。

#### 【0056】

つぎに、スロー再生時に表示時刻判定部11aが表示開始命令を出力するタイミングについて説明する。タイミングチャート(b)は、整数分の一倍速ではないスロー再生の例として、1/2.5倍速スロー再生時に表示時刻判定部11aが表示開始命令を出力するタイミングを示している。タイミングチャート(b)の時刻T411は、最初に表示される画像のPTSであるPTS1と、STC回路9の計数値とが一致したことを検出した時刻であり、時刻T412は、つぎに表示される画像のPTSであるPTS2と、STC回路9の計数値とが一致したことを検出した時刻である。1/2.5倍速再生時には、STC回路9へ入力されるクロック信号の周波数は、通常再生時の1/2.5倍に低下する。従って、通常再生時の時刻T401と時刻T402の間隔に比べて、1/2.5倍速スロー再生時の時刻T411と時刻T412の間隔は、2.5倍に拡大する。

#### 【0057】

スロー再生時においても、MPEGデータ再生装置101から出力された画像データが、外部モニタで正しく表示されるためには、MPEGビデオ・デコード部10aから適正なフレーム周期で画像データが出力されなければならない。適正なフレーム周期は、フレームレート判定部15から得られる。

#### 【0058】

そこで、スロー・デコード用表示時刻判定部16aは、表示時刻判定部11a

から表示開始命令を初めて入力された時刻 (T 4 2 1) を基準として、フレーム周期毎に表示開始命令を出力する。スロー再生時には、スロー再生制御部 1 4 は、MPEGデータがMPEGシステムレイヤ・デコーダ 8 へ入力される速度を表現する再生倍速情報をスロー・デコード制御部 1 2 b へ入力する。スロー・デコード制御部 1 2 b は、入力された再生倍速情報にもとづいて、VCX0 1 2 a から入力される 2 7 M H z クロック信号をデータ入力速度に応じて分周してMPEGシステムレイヤ・デコーダ 8 へ出力し、スロー・デコード用表示時刻判定部 1 6 a が出力した表示開始命令がフレームバッファ 1 9 へ入力されるように、切り替えスイッチ 1 3 を制御する。このとき、スロー・デコード用表示時刻判定部 1 6 a は、スロー・デコード制御部 1 2 b が分周したクロックではなく、分周前の 2 7 M H z クロック信号にもとづいてフレーム周波数を再現するため、整数分の一倍速でないスロー再生時にも、フレームバッファ 1 9 に、適正なフレーム周期で、表示開始命令が入力される。

## 【 0 0 5 9 】

タイミングチャート (c) は、1 / 2 . 5 倍速スロー再生時に、スロー・デコード用表示時刻判定部 1 6 a が表示開始命令を出力するタイミングを示している。時刻 T 4 2 1、T 4 2 2、T 4 2 3、T 4 2 4、T 4 2 5、T 4 2 6 は、スロー・デコード用表示時刻判定部 1 6 a が表示開始命令を出力するタイミングである。時刻 T 4 2 1 は、スロー・デコード用表示時刻判定部 1 6 a が、表示時刻判定部 1 1 から初めて表示開始命令を受信した時刻である。時刻 T 4 2 2 は、時刻 T 4 2 1 からフレーム周期だけ経過した時間であり、時刻 T 4 2 3 は、時刻 T 4 2 2 からフレーム周期だけ経過した時刻である。スロー・デコード用表示時刻判定部 1 6 a は、時刻 T 4 2 1 を基準として、時刻 T 4 2 2、T 4 2 3、……のように、フレーム周期毎に表示開始命令を出力する。フレーム周期はスロー再生の倍速値に関係なく、VCX0 1 2 の分周されていない 2 7 M H z クロック信号にもとづいて生成される。

## 【 0 0 6 0 】

MPEGビデオ・デコード部 1 0 a は、MPEGシステムレイヤ・デコーダ 8 から入力されたビデオ P E S から、画像毎の D T S を抽出する。MPEGビデオ・デコード部

10aは、STC回路9の計数値を読み取り、STC回路9の計数値が示す時刻と、ビデオPESから抽出したDTSが示す時刻とが一致した時に、該当する画像のデコードを開始する。VCX012aから出力される27MHzクロック信号を再生速度にしたがってスロー・デコード制御部12bで分周して得られるクロック信号が、MPEGビデオ・デコード部10aに入力され、MPEGビデオ・デコード部10aは入力されたクロック信号に同期してデコード処理を行う。MPEGビデオ・デコード部10aは、デコードした画像データをローカル・メモリ17に格納する。さらに、MPEGビデオ・デコード部10aは、表示時刻判定部11aから表示開始命令が入力されると、ローカル・メモリ17から画像データを読み込み、画像データをフレームバッファ19へ出力する。

#### 【0061】

フレームバッファ19は、MPEGビデオ・デコード部10aから入力された画像データを蓄積するとともに、切り替えスイッチ13から表示開始命令が入力される毎に、蓄積した画像データのビデオ・エンコーダ18への出力を開始する。

#### 【0062】

図3は、出力される各種の画像データのタイミングを互いに比較して示すタイミングチャートである。画像(a)は、通常再生時に、MPEGビデオ・デコード部10aが、フレームバッファ19へ出力する画像データの例を示している。MPEGビデオ・デコード部10aは、フレームバッファ19に、I0、B0、B1、B2、P0、・・・ピクチャの順で画像データを出力する。

#### 【0063】

画像(b)は、フレームバッファ19が画像(a)で表される画像データを受信した場合に、フレームバッファ19がビデオ・エンコーダ18へ出力する画像データを示している。時刻T500において、MPEGビデオ・デコード部10aに表示開始命令が入力されると、MPEGビデオ・デコード部10aはデコードしたI0ピクチャの画像データの出力を開始し、フレームバッファ19でI0ピクチャの画像データが蓄積される。つぎにMPEGビデオ・デコード部10aに表示開始命令が入力される時刻T501では、MPEGビデオ・デコード部10aはフレームバッファ19へデコードしたB0ピクチャの画像データの出力を開始し、フレーム



バッファ19は蓄積していたI0ピクチャの画像データのビデオ・エンコーダ18への出力を開始する。このように、通常再生時には、MPEGビデオ・デコード部10Aが出力を開始する時刻からフレーム周期だけ遅れて、フレームバッファ19は画像データのビデオ・エンコーダ18への出力を開始する。

#### 【0064】

画像(c)は、整数分の一倍速のスロー再生の例として、1/2倍速スロー再生時に、MPEGビデオ・デコード部10aが、フレームバッファ19へ出力する画像データの例を示している。MPEGビデオ・デコード部10aは、フレームバッファ19に、I0、B0、B1、B2、P0、・・・ピクチャの順で画像データを出力するが、MPEGビデオ・デコード部10aへ入力されるクロック信号は、通常再生時の1/2倍の周波数であるので、MPEGビデオ・デコード部10aが画像データの出力に要する時間は、通常再生時の2倍となる。

#### 【0065】

画像(d)は、フレームバッファ19が画像(c)で表される画像データを入力された場合に、フレームバッファ19がビデオ・エンコーダ18へ出力する画像データを示している。1/2倍速のスロー再生時には、スローデコード用表示時刻判定部16aはフレーム周期毎に表示開始命令を切り替えスイッチ13へ出力し、さらに表示開始命令は切り替えスイッチ13を経由してフレームバッファ19へ入力される。時刻T510では、MPEGビデオ・デコード部10aに表示開始命令が入力されると、MPEGビデオ・デコード部10aはデコードしたI0ピクチャの画像データの出力を開始し、フレームバッファ19にI0ピクチャの画像データが蓄積される。時刻T510からフレーム周期時間だけ経過した時刻T511では、フレームバッファ19に表示開始命令が入力され、フレームバッファ19はI0ピクチャの画像データのビデオ・エンコーダ18への出力を開始する。つぎにMPEGビデオ・デコード部10aに表示開始命令が入力される時刻T512では、MPEGビデオ・デコード部10aはフレームバッファ19へB0ピクチャの画像データの出力を開始し、フレームバッファ19はビデオ・エンコーダ18へ再びI0ピクチャの画像データの出力を開始する。時刻T513では、フレームバッファ19に表示開始命令が入力され、フレームバッファ19はB0ピクチャ

ャの画像データのビデオ・エンコーダ 1 8 への出力を開始する。

【 0 0 6 6 】

画像 (e) は、整数分の一倍速ではないスロー再生の一例としての  $1/2.5$  倍速スロー再生時に、MPEGビデオ・デコード部 1 0 a が、フレームバッファ 1 9 へ出力する画像データの例を示している。MPEGビデオ・デコード部 1 0 a は、フレームバッファ 1 9 に、I 0、B 0、B 1、B 2、P 0、・・・ピクチャの順で画像データを出力するが、MPEGビデオ・デコード部 1 0 a へ入力されるクロック信号は通常再生時の  $1/2.5$  倍の周波数であるので、MPEGビデオ・デコード部 1 0 a が画像データの出力に要する時間は、通常再生時の 2.5 倍となる。

【 0 0 6 7 】

画像 (f) は、フレームバッファ 1 9 が画像 (e) で表される画像データを受信した場合に、フレームバッファ 1 9 がビデオ・エンコーダ 1 8 へ出力する画像データを示している。 $1/2.5$  倍速のスロー再生時には、スロー・デコード用表示時刻判定部 1 6 a がフレーム周期毎に表示開始命令を切り替えスイッチ 1 3 へ出力し、切り替えスイッチ 1 3 を経由してフレームバッファ 1 9 へ表示開始命令が入力される。

【 0 0 6 8 】

時刻 T 5 2 0 において、MPEGビデオ・デコード部 1 0 a に表示開始命令が入力されると、MPEGビデオ・デコード部 1 0 a はデコードした I 0 ピクチャの画像データの出力を開始し、フレームバッファ 1 9 に I 0 ピクチャの画像データが蓄積される。時刻 T 5 2 0 からフレーム周期時間だけ経過した時刻 T 5 2 1、および時刻 T 5 2 1 からフレーム周期時間だけ経過した時刻 T 5 2 2 では、フレームバッファ 1 9 に表示開始命令が入力され、フレームバッファ 1 9 は格納している画像データのビデオ・エンコーダ 1 8 への出力を開始する。

【 0 0 6 9 】

つぎにMPEGビデオ・デコード部 1 0 a に表示開始命令が入力される時刻 T 5 2 3 では、MPEGビデオ・デコード部 1 0 a はフレームバッファ 1 9 へ B 0 ピクチャの画像データの出力を開始する。さらに、時刻 T 5 2 2 からフレーム周期時間だけ経過した時刻 T 5 2 4、および時刻 T 5 2 4 からフレーム周期時間だけ経過し

た時刻T525では、フレームバッファ19に表示開始命令が入力され、フレームバッファ19は格納している画像データのビデオ・エンコーダ18への出力を開始する。

【0070】

ここで、MPEGビデオ・デコード部10aは、I0ピクチャの画像データの出力を時刻T520から開始し、時刻T523までに完了するが、一方で、フレームバッファ19は、時刻T523よりも早い時刻T522までにI0'ピクチャの画像データの出力を完了する。したがって、I0'ピクチャの画像データを出力するためにフレームバッファ19から画像データを読み込む以前に、MPEGビデオ・デコード部10aによって、フレームバッファ19に書き込まれたI0ピクチャの画像データの一部のみが、I0'ピクチャの画像データとして出力される。したがって、I0'ピクチャの画像データは、画面内の上部においてのみI0ピクチャの画像データと同一となる。

【0071】

同様に、MPEGビデオ・デコード部10aは、B0ピクチャの画像データの出力を時刻T523から開始し、時刻T526までに完了するが、一方で、フレームバッファ19は、時刻T526よりも早い時刻T525までにB0'ピクチャの画像データの出力を完了する。したがって、B0'ピクチャの画像データを出力するためにフレームバッファ19から画像データを読み込む以前に、MPEGビデオ・デコード部10aによって、フレームバッファ19に書き込まれたB0'ピクチャの画像データの一部と、MPEGビデオ・デコード部10aによるB0ピクチャの画像データの書き込みによっても、まだ上書きされていないI0ピクチャの画像データの一部が、B0'ピクチャの画像データとして出力される。したがって、B0'ピクチャの画像データは、画面内の上部においてのみB0ピクチャの画像データと同一であり、下部においてはI0ピクチャの画像データと同一となる。

【0072】

以上のように、スロー再生時には、最初にMPEGビデオ・デコード部10aが出力を開始する時刻からフレーム周期だけ遅れて、フレーム周期毎に、フレームバ

ッファ 19 に格納されている画像データのビデオ・エンコーダ 18 への出力が開始される。ビデオ・エンコーダ 18 は、フレームバッファ 19 から出力されるデジタル・ビデオ信号である画像データを、市販の TV モニタに表示可能な NTSC 映像信号へ変換する。通常再生時においても、スロー再生時においても、ビデオ・エンコーダ 18 にはフレームバッファ 19 から適正なフレーム周期毎に画像データが入力されるので、ビデオ・エンコーダ 18 は入力された画像データを適正な NTSC 映像信号に変換し、変換した NTSC 映像信号を出力することが可能である。

## 【 0 0 7 3 】

## 実施の形態 2.

図 4 は本発明の実施の形態 2 による MPEG デコーダを含む MPEG データ再生装置のブロック図である。図 4 の MPEG データ再生装置 102 は、MPEG デコーダ 112 を備えており、MPEG ビデオ・デコード部 10a へ入力信号を伝える信号線の一部に関して、図 1 に示した MPEG データ再生装置 101 とは特徴的に異なっている。

## 【 0 0 7 4 】

MPEG データ再生装置 102 において、MPEG ビデオ・デコード部 10a は、MPEG システムレイヤ・デコーダ 8 から入力されたビデオ PES から、画像毎の DTS を抽出する。MPEG ビデオ・デコード部 10a は、STC 回路 9 の計数値を読み取り、STC 回路の計数値が示す時刻と、ビデオ PES から抽出された DTS が示す時刻とが一致した時に、該当する画像のデコードを開始する。MPEG データ再生装置 102 においては、MPEG ビデオ・デコード部 10a は、VCX012a より入力される 27MHz クロック信号に同期してデコード動作を行う。MPEG ビデオ・デコード部 10a は、デコードした画像データをローカル・メモリ 17 へ格納する。MPEG ビデオ・デコード部 10a はさらに、切り替えスイッチ 13 から表示開始命令が入力されると、ローカル・メモリ 17 から画像データを読み込み、読み込んだ画像データをフレームバッファ 19 へ出力する。フレームバッファ 19 は、MPEG ビデオ・デコード部 10a から入力された画像データを蓄積し、切り替えスイッチ 13 から表示開始命令が入力される毎に、蓄積した画像データのビデオ・エンコーダ 18 への出力を開始する。

## 【 0 0 7 5 】

図 5 は、出力される各種の画像データのタイミングを互いに比較して示すタイミングチャートである。画像 (a) は、通常再生時に、MPEGビデオ・デコード部 1 0 a が、フレームバッファ 1 9 へ出力する画像データの例を示している。MPEGビデオ・デコード部 1 0 a は、フレームバッファ 1 9 に、I 0、B 0、B 1、B 2、P 0、・・・ピクチャの順で画像データを出力する。

## 【 0 0 7 6 】

画像 (b) は、フレームバッファ 1 9 が画像 (a) で表される画像データを受信した場合に、フレームバッファ 1 9 がビデオ・エンコーダ 1 8 へ出力する画像データを示している。時刻 T 7 0 0 において、MPEGビデオ・デコード部 1 0 a に表示開始命令が入力されると、MPEGビデオ・デコード部 1 0 a はデコードした I 0 ピクチャの画像データの出力を開始し、フレームバッファ 1 9 に I 0 ピクチャの画像データが蓄積される。つぎに MPEGビデオ・デコード部 1 0 a に表示開始命令が入力される時刻 T 7 0 1 では、MPEGビデオ・デコード部 1 0 a はフレームバッファ 1 9 へデコードした B 0 ピクチャの画像データの出力を開始し、フレームバッファ 1 9 は蓄積していた I 0 ピクチャの画像データのビデオ・エンコーダ 1 8 への出力を開始する。このように、通常再生時には、MPEGビデオ・デコード部 1 0 a が出力を開始する時刻からフレーム周期だけ遅れて、フレームバッファ 1 9 は画像データのビデオ・エンコーダ 1 8 への出力を開始する。

## 【 0 0 7 7 】

画像 (c) は、整数分の一倍速のスロー再生の例としての  $1/2$  倍速スロー再生時に、MPEGビデオ・デコード部 1 0 a が、フレームバッファ 1 9 へ出力する画像データの例を示している。MPEGビデオ・デコード部 1 0 a は、フレームバッファ 1 9 に、I 0、B 0、B 1、B 2、P 0、・・・ピクチャの順で画像データを出力する。MPEGビデオ・デコード部 1 0 a へ入力されるクロック信号の周波数は通常再生時と同じであるので、MPEGビデオ・デコード部 1 0 a が画像データの出力に要する時間は、通常再生時と同じである。

## 【 0 0 7 8 】

画像 (d) は、フレームバッファ 1 9 が画像 (c) で表される画像データを受

信した場合に、フレームバッファ 1 9 がビデオ・エンコーダ 1 8 へ出力する画像データを示している。1/2 倍速のスロー再生時には、スロー・デコード用表示時刻判定部 1 6 a はフレーム周期毎に表示開始命令を切り替えスイッチ 1 3 へ出力し、さらに表示開始命令は切り替えスイッチ 1 3 を経由してフレームバッファ 1 9 へ入力される。時刻 T 7 1 0 において、MPEGビデオ・デコード部 1 0 a に表示開始命令が入力されると、MPEGビデオ・デコード部 1 0 a はデコードした I 0 ピクチャの画像データの出力を開始し、フレームバッファ 1 9 に I 0 ピクチャの画像データが蓄積される。時刻 T 7 1 0 からフレーム周期時間だけ経過した時刻 T 7 1 1 では、フレームバッファ 1 9 に表示開始命令が入力され、フレームバッファ 1 9 は I 0 ピクチャの画像データのビデオ・エンコーダ 1 8 への出力を開始する。つぎに MPEGビデオ・デコード部 1 0 a に表示開始命令が入力される時刻 T 7 1 2 では、MPEGビデオ・デコード部 1 0 a はフレームバッファ 1 9 へ B 0 ピクチャの画像データの出力を開始し、フレームバッファ 1 9 はビデオ・エンコーダ 1 8 へ再び I 0 ピクチャの画像データの出力を開始する。時刻 T 7 1 3 では、フレームバッファ 1 9 に表示開始命令が入力され、フレームバッファ 1 9 は B 0 ピクチャの画像データのビデオ・エンコーダ 1 8 への出力を開始する。

## 【 0 0 7 9 】

画像 (e) は、整数分の一倍速ではないスロー再生の例として、1/2.5 倍速スロー再生時に、MPEGビデオ・デコード部 1 0 a が、フレームバッファ 1 9 へ出力する画像データの例を示している。MPEGビデオ・デコード部 1 0 a は、フレームバッファ 1 9 に、I 0、B 0、B 1、B 2、P 0、・・・ピクチャの順で画像データを出力する。MPEGビデオ・デコード部 1 0 a へ入力されるクロック信号の周波数は通常再生時と同じであるので、MPEGビデオ・デコード部 1 0 a が画像データの出力に要する時間は、通常再生時と同じである。

## 【 0 0 8 0 】

画像 (f) は、フレームバッファ 1 9 が画像 (e) で表される画像データを受信した場合に、フレームバッファ 1 9 がビデオ・エンコーダ 1 8 へ出力する画像データを示している。1/2.5 倍速のスロー再生時には、スロー・デコード用表示時刻判定部 1 6 a がフレーム周期毎に表示開始命令を切り替えスイッチ 1 3

へ出力し、切り替えスイッチ13を経由してフレームバッファ19へ表示開始命令が入力される。時刻T720において、MPEGビデオ・デコード部10aに表示開始命令が入力されると、MPEGビデオ・デコード部10aはデコードしたI0ピクチャの画像データの出力を開始し、フレームバッファ19にI0ピクチャの画像データが蓄積される。時刻T720からフレーム周期時間だけ経過した時刻T721、および時刻T721からフレーム周期時間だけ経過した時刻T722では、フレームバッファ19に表示開始命令が入力され、フレームバッファ19は格納している画像データのビデオ・エンコーダ18への出力を開始する。つぎにMPEGビデオ・デコード部10aに表示開始命令が入力される時刻T723では、MPEGビデオ・デコード部10aはフレームバッファ19へB0ピクチャの画像データの出力を開始する。さらに、時刻T722からフレーム周期時間だけ経過した時刻T724、および時刻T724からフレーム周期時間だけ経過した時刻T725では、フレームバッファ19に表示開始命令が入力され、フレームバッファ19は格納している画像データのビデオ・エンコーダ18への出力を開始する。

#### 【0081】

以上のように、スロー再生時には、最初にMPEGビデオ・デコード部10aが出力を開始する時刻からフレーム周期だけ遅れて、フレーム周期毎に、フレームバッファ19に格納されている画像データのビデオ・エンコーダ18への出力が開始される。ビデオ・エンコーダ18は、フレームバッファ19から入力されるデジタル・ビデオ信号である画像データをNTSC映像信号へ変換する。通常再生時においても、スロー再生時においても、ビデオ・エンコーダ18にはフレームバッファ19から適正なフレーム周期毎に画像データが入力されるので、ビデオ・エンコーダ18は入力された画像データを適正なNTSC映像信号に変換し、変換したNTSC映像信号を出力することが可能である。

#### 【0082】

実施の形態3.

図6は本発明の実施の形態3によるMPEGデコーダを含むMPEGデータ再生装置のブロック図である。図6のMPEGデータ再生装置103は、MPEGデコーダ113を

備えており、MPEGビデオ・デコード部10aに代えてMPEGビデオ・デコード部10bを備え、表示時刻判定部11aに代えて表示時刻判定部11bを備え、スロー・デコード用表示時刻判定部16aに代えてスロー・デコード用表示時刻判定部16bを備え、さらに、画像データ出力部32およびリファレンスフレーム33を備えている点において、図1に示したMPEGデータ再生装置101とは特徴的に異なっている。

#### 【0083】

表示時刻判定部11bは、デコード後のデータ出力（表示）タイミングを示すPTS（Presentation Time Stamp）をMPEG画像データから読み取り、PCRに基づいて計数を行っているSTC回路9の計数値とPTSとの比較を行い、STC回路9の計数値がPTSに対して所定の近傍値まで到達した時に、デコードデータの出力（表示）を開始するための制御信号を、MPEGビデオ・デコード部10b、およびスロー・デコード用表示時刻判定部16bへ付与する。

#### 【0084】

スロー・デコード用表示時刻判定部16bは、表示時刻判定部11bからの表示制御信号と、フレームレート判定部15からのフレーム周波数情報、およびVCX012aからの基準クロックにもとづいて、スロー再生時の表示制御信号を生成する。MPEGビデオ・デコード部10bは、MPEG画像データのデコード処理を行う。リファレンスフレーム33は、MPEGビデオデコード部10bがデコードを行う際に画像データを展開し、かつ参照するためのメモリである。画像データ出力部32は、表示時刻判定部11bとスロー・デコード用表示時刻判定部16bが生成する表示制御信号に従って、リファレンスフレーム33に格納されている画像データを出力する。

#### 【0085】

以上のように構成されるMPEGデータ再生装置103は、以下のように動作する。エラー訂正部6から出力されるエラー訂正後の信号は、MPEG-TS形式のデータ・ストリームであり、MPEG規格に基づいて圧縮処理された画像データ（ビデオ・データ）、音声データ（オーディオ・データ）、およびこれらに関する付加情報が、パケット化された形式で時分割多重化されている。MPEG-TS形式のデー



タストリームは、MPEGシステムレイヤ・デコーダ 8 へ入力され、画像データのパケットのみを選択して得られるビデオ P E S と P C R とが抽出される。MPEGシステムレイヤ・デコーダ 8 は、MPEGビデオデコード部 1 0 b、表示時刻判定部 1 1 b、およびフレームレート判定部 1 5 へビデオ P E S を伝え、S T C 回路 9 へ P C R を伝える。

#### 【 0 0 8 6 】

MPEGビデオデコード部 1 0 b は、MPEGシステムレイヤ・デコーダ 8 から入力されたビデオ P E S から、画像毎の D T S を抽出する。MPEGビデオデコード部 1 0 b は、S T C 回路 9 の計数値を読み取り、S T C 回路 9 の計数値が示す時刻と、ビデオ P E S から抽出した D T S が示す時刻とが一致した時に、該当する画像のデコードを開始する。MPEGビデオ・デコード部 1 0 b には、V C X 0 1 2 a から出力される 2 7 M H z クロック信号を再生速度にしたがってスロー・デコード制御部 1 2 b で分周したクロック信号が入力され、MPEGビデオ・デコード部 1 0 b は、入力されたクロック信号に基づいてデコード処理を行う。MPEGビデオ・デコード部 1 0 b は、さらにデコードした画像データをリファレンスフレーム 3 3 へ格納する。

#### 【 0 0 8 7 】

表示時刻判定部 1 1 b は、MPEGシステムレイヤ・デコーダ 8 から入力されるビデオ P E S から、表示タイミングを示す P T S を抽出する。表示時刻判定部 1 1 b はさらに、S T C 回路 9 を監視し、P T S が示す時刻と S T C が示す時刻とが一致しないしある一定の近傍範囲に到達した場合に、画像データ出力部 3 2 に画像の表示を開始させる次画像表示開始命令を、切り替えスイッチ 1 3 へ出力する。なお次画像表示開始命令とは、直前に表示した画像とは異なる、直前に表示した画像のつぎに表示される画像の表示を開始させる命令である。

#### 【 0 0 8 8 】

フレームレート判定部 1 5 は、MPEGシステムレイヤ・デコーダ 8 から入力されるビデオ P E S から、画像のフレーム周期を表現するフレームレート情報を抽出し、フレームレート情報をスロー・デコード用表示時刻判定部 1 6 b へ出力する。スロー・デコード用表示時刻判定部 1 6 b は、フレームレート判定部 1 5 から

入力されたフレームレート情報から、画像のフレーム周期を得ることができる。またスロー・デコード用表示時刻判定部 1 6 b は、表示時刻判定部 1 1 b から入力された最初の次画像表示開始命令の到着時刻を起点とし、フレーム周期毎に反復表示開始命令を生成し、切り替えスイッチ 1 3 へ出力する。ただし、スロー・デコード用表示時刻判定部 1 6 b は、表示時刻判定部 1 1 b から次画像表示開始命令が入力された時、もしくはその直後の反復表示開始命令が出力される時刻には、反復表示開始命令の出力に代わって、次画像表示開始命令を出力する。なお、反復表示開始命令とは、直前に表示した画像と同じ画像の表示を開始させる命令である。また、フレーム周期の生成には、VCX0 1 2 から入力された分周されていないクロック信号が使用される。

## 【 0 0 8 9 】

スロー再生制御部 1 4 は、通常再生時には、表示時刻判定部 1 1 b が出力する表示開始命令が画像データ出力部 3 2 へ入力されるように、切り替えスイッチ 1 3 を制御し、スロー再生時には、スロー・デコード用表示時刻判定部 1 6 b が出力する次画像表示開始命令もしくは反復表示開始命令が画像データ出力部 3 2 へ入力されるように、切り替えスイッチ 1 3 を制御する。

## 【 0 0 9 0 】

図 7 は、表示時刻判定部 1 1 b とスロー・デコード用表示時刻判定部 1 6 b とが出力する次画像表示開始命令もしくは反復表示開始命令が、切り替えスイッチ 1 3 を経由して、画像データ出力部 3 2 へ入力されるタイミングを示すタイミングチャートである。タイミングチャート (a) は、通常再生時の画像データ出力部 3 2 に次画像表示開始命令が入力されるタイミングを示しており、タイミングチャート (b) はスロー・デコードの一例としての  $1/2.5$  倍速再生時に表示時刻判定部 1 1 b が次画像表示開始命令を出力するタイミングを示しており、タイミングチャート (c) は  $1/2.5$  倍速時にスロー・デコード用表示時刻判定部 1 6 b が次画像表示開始命令もしくは反復表示開始命令を出力するタイミングを示している。

## 【 0 0 9 1 】

図 7 は、これら 3 通りのタイミングを、互いに比較可能なように 1 つの図面に

表示している。また、タイミングチャート（a）に描かれる各時刻での動作は、図 8 に表形式で表されている。同様に、タイミングチャート（c）に描かれる各時刻での動作は、図 9 に表形式で表されている。

### 【 0 0 9 2 】

通常再生時では、スロー再生制御部 1 4 は、表示時刻判定部 1 1 b が出力した次画像表示開始命令が切り替えスイッチ 1 3 を経由して画像データ出力部 3 2 へ入力されるように、切り替えスイッチ 1 3 を制御する。タイミングチャート（a）における時刻 T 9 0 1 は、表示時刻判定部 1 1 b が、最初に表示される画像の P T S である P T S 1 と、S T C 回路 9 の計数値とが一致したことを検出した時刻を示しており、この時刻において、次画像表示開始命令が切り替えスイッチ 1 3 へ出力され、切り替えスイッチ 1 3 を経由して、画像データ出力部 3 2 へ入力される。同様にタイミングチャート（a）における時刻 T 9 0 2 は、表示時刻判定部 1 1 b が、つぎに表示される画像の P T S である P T S 2 と、S T C 回路 9 の計数値とが一致したことを検出した時刻であり、この時刻において、次画像表示開始命令が切り替えスイッチ 1 3 へ出力され、切り替えスイッチ 1 3 を経由して、画像データ出力部 3 2 へ入力される。このように、通常再生時には、ビデオ P E S から抽出された P T S と、S T C 回路 9 の計数値とが一致した時刻に、画像データ出力部 3 2 に次画像表示開始命令が入力される。

### 【 0 0 9 3 】

つぎに、スロー再生時に表示時刻判定部 1 1 b が次画像表示開始命令を出力するタイミングについて説明する。タイミングチャート（b）は、整数分の一倍速でないスロー再生の例として、 $1/2$ 、5 倍速スロー再生時に表示時刻判定部 1 1 b が次画像表示開始命令を出力するタイミングを示している。タイミングチャート（b）の時刻 T 9 1 1 は、最初に表示される画像の P T S である P T S 1 と、S T C 回路 9 の計数値とが一致したことを検出した時刻であり、時刻 T 9 1 2 は、つぎに表示される画像の P T S である P T S 2 と、S T C 回路 9 の計数値とが一致したことを検出した時刻である。 $1/2$ 、5 倍速再生時には、S T C 回路 9 へ入力されるクロック信号の周波数は、通常再生時の  $1/2$ 、5 倍に低下する。従って、通常再生時の時刻 T 9 0 1 と時刻 T 9 0 2 の間隔に比べて、 $1/2$ 、

5倍速スロー再生時の時刻T911と時刻T912の間隔は、2.5倍に拡大する。

【0094】

スロー再生時においても、MPEGデータ再生装置103から出力された画像データが、外部モニタで正しく表示されるためには、画像データ出力部32から適正なフレーム周期で画像データが出力されなければならない。適正なフレーム周期は、フレームレート判定部15から得られる。

【0095】

そこで、スロー・デコード用表示時刻判定部16bは、表示時刻判定部11bから表示開始命令を初めて入力された時刻を基準として、フレーム周期毎に次画像表示開始命令もしくは反復表示開始命令を出力する。スロー再生時には、スロー再生制御部14は、スロー・デコード用表示時刻判定部16bが出力した次画像表示開始命令もしくは反復表示開始命令が画像データ出力部32へ入力されるように、切り替えスイッチ13を制御する。これにより、整数分の1倍速でないスロー再生時にも、画像データ出力部32に、適正なフレーム周期で、表示開始命令が入力される。

【0096】

タイミングチャート(c)は、1/2.5倍速スロー再生時に、スロー・デコード用表示時刻判定部16bが次画像表示開始命令もしくは反復表示開始命令を出力するタイミングを示している。時刻T921、T922、T923、T924、T925、T926は、スロー・デコード用表示時刻判定部16bが次画像表示開始命令もしくは反復表示開始命令を出力するタイミングである。時刻T921は、スロー・デコード用表示時刻判定部16bが、表示時刻判定部11bから初めて次画像表示開始命令を入力された時刻である。時刻T922は、時刻T921からフレーム周期だけ経過した時間であり、時刻T923は、時刻T922からフレーム周期だけ経過した時刻である。スロー・デコード用表示時刻判定部16bは、時刻T921を基準として、時刻T922、T923、……のように、フレーム周期毎に次画像表示開始命令もしくは反復表示開始命令を出力する。このとき、フレーム周期はスロー再生の倍速値に関係なくVCX012の分周され

ていない 27MHz クロック信号にもとづいて生成される。

【 0 0 9 7 】

図 8 が示すように、時刻 T 9 2 1 および T 9 2 6 では、スロー・デコード用表示時刻判定部 1 6 b は、表示時刻判定部 1 1 b から次画像表示開始命令を受信するので、次画像表示開始命令を出力する。また時刻 T 9 2 4 でも、直前に表示時刻判定部 1 1 b から次画像表示開始命令を受信しているので、次画像表示開始命令を出力する。一方、時刻 T 9 2 2、T 9 2 3、T 9 2 5 では、スロー・デコード用表示時刻判定部 1 6 b は、反復表示開始命令を出力する。

【 0 0 9 8 】

MPEG ビデオデコード部 1 0 b は、MPEG システムレイヤ・デコーダ 8 から入力されたビデオ P E S から、画像毎の D T S を抽出する。MPEG ビデオデコード部 1 0 b は、S T C 回路 9 の計数値を読み取り、S T C 回路の計数値が示す時刻と、ビデオ P E S から抽出した D T S が示す時刻とが一致した時に、該当する画像のデコードを開始する。VCX0 1 2 a から出力される 27MHz クロック信号を再生速度にしたがってスロー・デコード制御部 1 2 b で分周して得られるクロック信号が MPEG ビデオデコード部 1 0 b へ入力され、MPEG ビデオデコード部 1 0 b は、入力されたクロック信号にもとづいてデコード処理を行う。MPEG ビデオデコード部 1 0 b は、デコードした画像データをリファレンスフレーム 3 3 に格納する。

【 0 0 9 9 】

図 1 0 は、入力あるいは出力される各種の画像データのタイミングを互いに比較して示すタイミングチャートである。画像 (a) は、通常再生時に、MPEG ビデオデコード部 1 0 b が、MPEG システムレイヤデコーダ 8 から受信する画像データの例を示している。MPEG ビデオデコード部 1 0 b には、I 0、P 0、B 0、B 1、B 2、P 1、・・・ピクチャの順、すなわち出力順で画像データが入力される。時刻 T 1 0 0 1 は、I 0 ピクチャの画像データの D T S と S T C 回路の計数値とが一致した時刻であり、MPEG ビデオデコード部が I 0 ピクチャの画像データのデコードを開始する時刻である。また時刻 T 1 0 0 2 は、P 0 ピクチャの画像データの D T S と S T C 回路の計数値とが一致した時刻であり、MPEG ビデオデコード部が P 0 ピクチャの画像データのデコードを開始する時刻である。

## 【 0 1 0 0 】

同様に、時刻 T 1 0 0 3 は B 0 ピクチャのデコード、時刻 T 1 0 0 4 は B 1 ピクチャのデコード、時刻 T 1 0 0 5 は B 2 ピクチャのデコード、時刻 T 1 0 0 6 は P 1 ピクチャのデコード、時刻 T 1 0 0 7 は B 3 ピクチャのデコードが、それぞれ開始される時刻である。MPEGビデオデコード部 1 0 b は、画像データをデコードした後、デコードした画像データをリファレンスフレーム 3 3 へ出力する。また、MPEGビデオデコード部 1 0 b は、P ピクチャおよび B ピクチャのデコードを行う際には、リファレンスフレーム 3 3 に格納されている I ピクチャおよび P ピクチャを参照する。

## 【 0 1 0 1 】

画像 (b) は、通常再生時において、画像 (a) で現れる画像データが MPEG ビデオデコード部 1 0 b へ入力された場合に、画像データ出力部 3 2 がビデオ・エンコーダ 1 8 へ出力する画像データの例を示している。この例では、画像データ出力部 3 2 は、I 0、B 0、B 1、B 2、P 0、・・・ピクチャの順、すなわち表示順に画像データをビデオ・エンコーダ 1 8 へ出力する。

## 【 0 1 0 2 】

時刻 T 1 0 1 1 において、画像データ出力部 3 2 へ次画像表示開始命令が入力されると、画像データ出力部 3 2 はリファレンスフレーム 3 3 から I 0 ピクチャの画像データを読み込み、この画像データをビデオ・エンコーダ 1 8 へ出力する。つぎに画像データ出力部 3 2 へ次画像表示開始命令が入力される時刻 T 1 0 1 2 では、画像データ出力部 3 2 は、リファレンスフレーム 3 3 から B 0 ピクチャの画像データを読み込み、この画像データをビデオ・エンコーダ 1 8 へ出力する。このように、通常再生時には、画像データ出力部 3 2 は、表示時刻判定部 1 1 b からの次画像表示開始命令を受信した時に、リファレンスフレーム 3 3 からつぎの画像データを読み込み、この画像データをビデオ・エンコーダ 1 8 へ出力する。

## 【 0 1 0 3 】

画像 (c) は、スロー再生の例としての 1 / 2、5 倍速スロー再生の時に、MP EGビデオデコード部 1 0 b が、MPEGシステムレイヤデコーダ 8 から受信する画像

データの例を示している。MPEGビデオデコード部10bには、I0、P0、B0、B1、・・・ピクチャの順で画像データが入力される。時刻T1021は、画像I0のDTSとSTC回路9の計数値とが一致した時刻であり、MPEGビデオデコード部10bがI0ピクチャのデコードを開始する時刻である。また時刻T1022は、画像P0のDTSとSTC回路9の計数値とが一致した時刻であり、MPEGビデオデコード部10bがP0ピクチャのデコードを開始する時刻である。同様に、時刻T1023はB0ピクチャのデコードが開始される時刻である。

#### 【0104】

MPEGビデオデコード部10bは、画像データをデコードした後、デコードした画像データをリファレンスフレーム33へ出力する。なお、MPEGビデオデコード部10bは、VCX012aの出力クロック信号を再生速度に基づいてスロー・デコード制御部12bで分周したクロック信号にしたがって動作するので、1/2.5倍速スロー再生時のデコード時間として、通常再生時での2.5倍の時間を要する。また、MPEGビデオデコード部10bは、PピクチャおよびBピクチャのデコードを行う際には、リファレンスフレーム33に格納されているIピクチャおよびPピクチャを参照する。

#### 【0105】

画像(d)は、スロー再生の例として、画像(a)で表された画像データがMP EGシステムレイヤデコーダ8へ入力された場合に、画像データ出力部32が、ビデオ・エンコーダ18へ出力する画像データの例を示している。この例では、画像データ出力部32は、I0、B0、・・・ピクチャの順で画像データをビデオ・エンコーダ18へ出力する。

#### 【0106】

画像データ出力部32は、フレーム周期毎にスロー・デコード用表示時刻判定部16bから次画像表示開始命令もしくは反復表示開始命令が入力された時に、リファレンスフレーム33から画像データを読み込み、読み込んだ画像データをビデオ・エンコーダ18へ出力する。時刻T1031において、画像データ出力部32へ次画像表示開始命令が入力されると、画像データ出力部32はリファレンスフレーム33からI0ピクチャの画像データを読み込み、該画像データをビ

デオ・エンコーダ 1 8 へ出力する。

【 0 1 0 7 】

時刻 T 1 0 3 2 および時刻 T 1 0 3 3 において、画像データ出力部 3 2 に反復表示開始命令が入力されると、画像データ出力部 3 2 はリファレンスフレーム 3 3 から再び I 0 ピクチャの画像データを読み込み、読み込んだ画像データをビデオ・エンコーダ 1 8 へ出力する。時刻 T 1 0 3 4 では、スロー・デコード用表示時刻判定部 1 6 b が表示時刻判定部 1 1 b からの次画像表示開始命令を受け取り、スロー・デコード用表示時刻判定部 1 6 b は、時刻 T 1 0 3 4 の直後の表示開始命令の出力時刻である時刻 T 1 0 3 5 において、反復表示開始命令ではなく、次画像表示開始命令を画像データ出力部 3 2 へ出力する。

【 0 1 0 8 】

時刻 T 1 0 3 5 において、画像データ出力部 3 2 に次画像表示開始命令が入力されると、画像データ出力部 3 2 はリファレンスフレーム 3 3 から、直前の表示開始時刻である時刻 T 1 0 3 3 に表示開始した I 0 ピクチャのつぎに表示すべき B 0 ピクチャの画像データを読み込み、読み込んだ画像データをビデオ・エンコーダ 1 8 へ出力する。時刻 T 1 0 3 6 において、画像データ出力部 3 2 へ反復表示開始命令が入力されると、画像データ出力部 3 2 はリファレンスフレーム 3 3 から再び B 0 ピクチャの画像データを読み込み、読み込んだ画像データをビデオ・エンコーダ 1 8 へ出力する。

【 0 1 0 9 】

以上のように、スロー再生時においても、画像データ出力部 3 2 には、フレーム周期毎に次画像表示開始命令もしくは反復表示開始命令が入力され、リファレンスフレーム 3 3 に格納されている画像データが、ビデオ・エンコーダ 1 8 へ出力される。ビデオ・エンコーダ 1 8 は、画像データ出力部 3 2 から入力されるデジタル・ビデオ信号である画像データを N T S C 映像信号へ変換する。通常再生時においても、スロー再生時においても、ビデオ・エンコーダ 1 8 には画像データ出力部 3 2 から適正なフレーム周期毎に画像データが入力されるので、ビデオ・エンコーダ 1 8 は入力された画像データを適正な N T S C 映像信号へ変換し、変換した N T S C 映像信号を出力することが可能である。



## 【 0 1 1 0 】

実施の形態 4.

図 1 1 は本発明の実施の形態 4 による MPEG デコーダを含む MPEG データ再生装置のブロック図である。図 1 1 の MPEG データ再生装置 1 0 4 は、MPEG デコーダ 1 1 4 を備えており、MPEG ビデオ・デコード部 1 0 b へ入力信号を伝える信号線の一部に関して、図 6 に示した MPEG データ再生装置 1 0 3 とは特徴的に異なっている。MPEG データ再生装置 1 0 4 では、VCX0 1 2 から出力される 2 7 M H z クロック信号は、再生速度に関わらずスロー・デコード制御部 1 2 b で分周されることなく、MPEG ビデオデコード部 1 0 b へと入力される。

## 【 0 1 1 1 】

表示時刻判定部 1 1 b は、デコード後のデータ出力（表示）タイミングを示す P T S を MPEG ビデオデータから読み取り、P C R に基づいてカウント動作を行っている S T C 回路 9 の計数値と P T S との比較を行い、S T C 回路 9 の計数値が P T S 値に対して所定の近傍値まで到達した時に、デコードデータの出力（表示）を開始するための制御信号を MPEG ビデオ・デコード部 1 0 b、およびスロー・デコード用表示時刻判定部 1 6 b へ付与する。

## 【 0 1 1 2 】

フレームレート判定部 1 5 は、表示時のフレーム周波数を表現する情報であって MPEG 画像データの中に存在するフレーム周波数情報を読み出し、スロー・デコード用表示時刻判定部 1 6 b へ出力する。スロー・デコード用表示時刻判定部 1 6 b は、表示時刻判定部 1 1 b からの表示制御信号と、フレームレート判定部 1 5 からのフレーム周波数情報、および VCX0 1 2 からの基準クロックにもとづいて、スロー再生時の表示制御信号を生成する。

## 【 0 1 1 3 】

図 5 は、入力あるいは出力される各種の画像データのタイミングを互いに比較して示すタイミングチャートである。画像（a）は、通常再生時に、MPEG ビデオデコード部 1 0 b が、MPEG システムレイヤデコーダ 8 から受信する画像データの例を示している。MPEG ビデオデコード部 1 0 b には、I 0、P 0、B 0、B 1、B 2、P 0、・・・ピクチャの順序で画像データが入力れる。時刻 T 1 2 0 1 は

、画像 I 0 の D T S と S T C 回路 9 の計数値とが一致した時刻であり、MPEGビデオデコード部が I 0 ピクチャのデコードを開始する時刻である。また時刻 T 1 2 0 2 は、P 0 ピクチャの D T S と S T C 回路 9 の計数値とが一致した時刻であり、MPEGビデオデコード部が P 0 ピクチャのデコードを開始する時刻である。

【 0 1 1 4 】

同様に、時刻 T 1 2 0 3 は B 0 ピクチャのデコード、時刻 T 1 2 0 4 は B 1 ピクチャのデコード、時刻 T 1 2 0 5 は B 2 ピクチャのデコード、時刻 T 1 2 0 6 は P 1 ピクチャのデコード、時刻 T 1 2 0 7 は B 3 ピクチャのデコードが、それぞれ開始される時刻である。MPEGビデオデコード部 1 0 b は、画像データをデコードした後、デコードした画像データをリファレンスフレーム 3 3 へ出力する。また MPEGビデオデコード部 1 0 b は、P ピクチャおよび B ピクチャのデコードの際には、リファレンスフレーム 3 3 に格納されている I ピクチャおよび P ピクチャを参照する。

【 0 1 1 5 】

画像 ( b ) は、通常再生時に、画像 ( a ) で表された画像データが MPEG システムレイヤデコーダ 8 へ入力された場合に、画像データ出力部 3 2 が、ビデオ・エンコーダ 1 8 へ出力する画像データの例を示している。この例では、画像データ出力部 3 2 は、I 0、B 0、B 1、B 2、P 0、・・・ピクチャの順序で画像データをビデオ・エンコーダ 1 8 へ出力する。

【 0 1 1 6 】

時刻 T 1 2 1 1 において、画像データ出力部 3 2 へ次画像表示開始命令が入力されると、画像データ出力部 3 2 はリファレンスフレーム 3 3 から I 0 ピクチャの画像データを読み込み、この画像データをビデオ・エンコーダ 1 8 へ出力する。つぎに画像データ出力部 3 2 へ次画像表示開始命令が入力される時刻 T 1 2 1 2 では、画像データ出力部 3 2 は、リファレンスフレーム 3 3 から B 0 ピクチャの画像データを読み込み、この画像データをビデオ・エンコーダ 1 8 へ出力する。このように、通常再生時には、画像データ出力部 3 2 は、表示時刻判定部 1 1 b からの次画像表示開始命令が入力された時に、リファレンスフレーム 3 3 からつぎの画像データを読み込み、この画像データをビデオ・エンコーダ 1 8 へ出力

する。

#### 【0 1 1 7】

画像(c)は、スロー再生の例としての1/2.5倍速スロー再生の時に、MP EGビデオデコード部10bが、MPEGシステムレイヤデコーダ8から受信する画像データの例を示している。MPEGビデオデコード部10bには、I0、P0、B0、B1、・・・ピクチャの順序で画像データが入力される。時刻T1221は、I0ピクチャのDTSとSTC回路9の計数値とが一致した時刻であり、MPEGビデオデコード部がI0ピクチャのデコードを開始する時刻である。また時刻T1022は、P0ピクチャのDTSとSTC回路9の計数値とが一致した時刻であり、MPEGビデオデコード部がP0ピクチャのデコードを開始する時刻である。同様に、時刻T1223はB0ピクチャのデコードを開始する時刻である。

#### 【0 1 1 8】

MPEGビデオデコード部10bは、画像をデコードした後、デコードした画像データをリファレンスフレーム33へ出力する。なお、MPEGビデオデコード部10bは、VCX012が出力する27MHzクロック信号で動作するので、1/2.5倍速スロー再生時の1画像当たりのデコード時間として、通常再生時と同じ時間を要する。またMPEGビデオデコード部10bは、PピクチャおよびBピクチャのデコードの際には、リファレンスフレーム33に格納されているIピクチャおよびPピクチャを参照する。

#### 【0 1 1 9】

画像(d)は、スロー再生の例として、画像(a)で表された画像データがMP EGシステムレイヤデコーダ8へ入力された場合に、画像データ出力部32が、ビデオ・エンコーダ18へ出力する画像データの例を示している。この例では、画像データ出力部32は、I0、B0、・・・ピクチャの順序で画像データをビデオ・エンコーダ18へ出力する。

#### 【0 1 2 0】

画像データ出力部32は、フレーム周期毎にスロー・デコード用表示時刻判定部16bから次画像表示開始命令もしくは反復表示開始命令が入力された時に、リファレンスフレーム33から画像データを読み込み、読み込んだ画像データを

ビデオ・エンコーダ 1 8 へ出力する。時刻 T 1 2 3 1 において、画像データ出力部 3 2 に次画像表示開始命令が入力されると、画像データ出力部 3 2 はリファレンスフレーム 3 3 から I 0 ピクチャの画像データを読み込み、読み込んだ画像データをビデオ・エンコーダ 1 8 へ出力する。

## 【 0 1 2 1 】

時刻 T 1 2 3 2 および時刻 T 1 2 3 3 において、画像データ出力部 3 2 に反復表示開始命令が入力されると、画像データ出力部 3 2 はリファレンスフレーム 3 3 から再び I 0 のピクチャの画像データを読み込み、読み込んだ画像データをビデオ・エンコーダ 1 8 へ出力する。時刻 T 1 2 3 4 では、スロー・デコード用表示時刻判定部 1 6 b が表示時刻判定部 1 1 b からの次画像表示開始命令を受け取り、スロー・デコード用表示時刻判定部 1 6 b は、時刻 T 1 2 3 4 の直後の表示開始命令の出力時刻である時刻 T 1 2 3 5 で、反復表示開始命令ではなく、次画像表示開始命令を画像データ出力部 3 2 へ出力する。

## 【 0 1 2 2 】

時刻 T 1 2 3 5 において、画像データ出力部 3 2 に次画像表示開始命令が入力されると、画像データ出力部 3 2 はリファレンスフレーム 3 3 から、直前の表示開始時刻である時刻 T 1 2 3 3 に表示を開始した I 0 ピクチャのつぎに表示すべき B 0 ピクチャの画像データを読み込み、読み込んだ画像データをビデオ・エンコーダ 1 8 へ出力する。時刻 T 1 2 3 6 において、画像データ出力部 3 2 に反復表示開始命令が入力されると、画像データ出力部 3 2 はリファレンスフレーム 3 3 から再び B 0 ピクチャの画像データを読み込み、該画像データをビデオ・エンコーダ 1 8 へ出力する。

## 【 0 1 2 3 】

以上のように、スロー再生時においても、画像データ出力部 3 2 には、フレーム周期毎に次画像表示開始命令もしくは反復表示開始命令が入力され、リファレンスフレーム 3 3 に格納されている画像データが、ビデオ・エンコーダ 1 8 へと出力される。

## 【 0 1 2 4 】

## 【 発 明 の 効 果 】

第 1 の発明の装置では、デコード部における 1 単位ごとの復号化の開始時刻および復号化データの出力の開始時刻が、遅い速度に適合するように処理制御部によって制御され、デコード部で得られた復号化データは記憶部を経由することにより、本来の速度に適合した周期で 1 単位分が出力される。このため、従来の装置のような複雑な回路構成を必要とせず、かつ整数分の一倍速に限定されない任意の遅い速度でのデコードが実現する。

## 【 0 1 2 5 】

第 2 の発明の装置では、処理制御部が、クロック生成部、分周部、および計数部を用いることによって簡素な回路で構成される。

## 【 0 1 2 6 】

第 3 の発明の装置では、デコード部が分周クロックに同期して符号化データを復号化するので、符号化データが入力される遅い速度が如何なる値であっても、全ての符号化データを過不足なく復号化することができる。

## 【 0 1 2 7 】

第 4 の発明の装置では、デコード部があらゆる分周クロックよりも周期の短い基準クロックに同期して符号化データを復号化するので、符号化データが入力される遅い速度が如何なる値であっても、全ての符号化データを過不足なく復号化することができる。しかも、1 単位ごとの復号化に要する時間が短いので、記憶部から出力される 1 単位分の復号化データとして、最新の 1 単位の符号化データの復号化データが、早い時期に得られる。

## 【 0 1 2 8 】

第 5 の発明の装置では、出力制御部が、基準クロック信号を計数する計数部を用いることにより、簡素な回路で構成される。

## 【 0 1 2 9 】

第 6 の発明の装置では、出力制御部が、処理制御部が決定する 1 単位ごとの出力の開始の時期の一つを、1 単位分の内容を周期的に出力させる時期の起点とするので、時刻管理情報にもとづいてデコード部が 1 単位分の復号化データを出力する時刻に同期して、復号化データの 1 単位分の内容が記憶部から出力される。

## 【 0 1 3 0 】

第 7 の発明の装置では、記憶部が、デコード部が出力する復号化データを更新的に保持することにより、最新の 1 単位分の復号化データを保持するので、記憶部に要する記憶容量を低く抑えることができる。

【 0 1 3 1 】

第 8 の発明の装置では、記憶部が、フレーム間予測符号化データの復号化のための参照用の記憶媒体をも兼ねるので、記憶部をも含めた全体としての記憶媒体の記憶容量が節減される。

【 0 1 3 2 】

第 9 の発明の装置では、本発明のデコーダと再生信号処理部とが備わるので、記録媒体に記録された符号化データを任意の速度で再生することができる。

【図面の簡単な説明】

- 【図 1】 実施の形態 1 の再生装置のブロック図である。
- 【図 2】 図 1 の装置の動作説明図である。
- 【図 3】 図 1 の装置の動作説明図である。
- 【図 4】 実施の形態 2 の再生装置のブロック図である。
- 【図 5】 図 4 の装置の動作説明図である。
- 【図 6】 実施の形態 3 の再生装置のブロック図である。
- 【図 7】 図 6 の装置の動作説明図である。
- 【図 8】 図 6 の装置の動作を表形式で説明する説明図である。
- 【図 9】 図 6 の装置の動作を表形式で説明する説明図である。
- 【図 1 0】 図 6 の装置の動作説明図である。
- 【図 1 1】 実施の形態 4 の再生装置のブロック図である。
- 【図 1 2】 図 1 1 の装置の動作説明図である。
- 【図 1 3】 従来の再生装置のブロック図である。
- 【図 1 4】 図 1 3 の装置の動作説明図である。

【符号の説明】

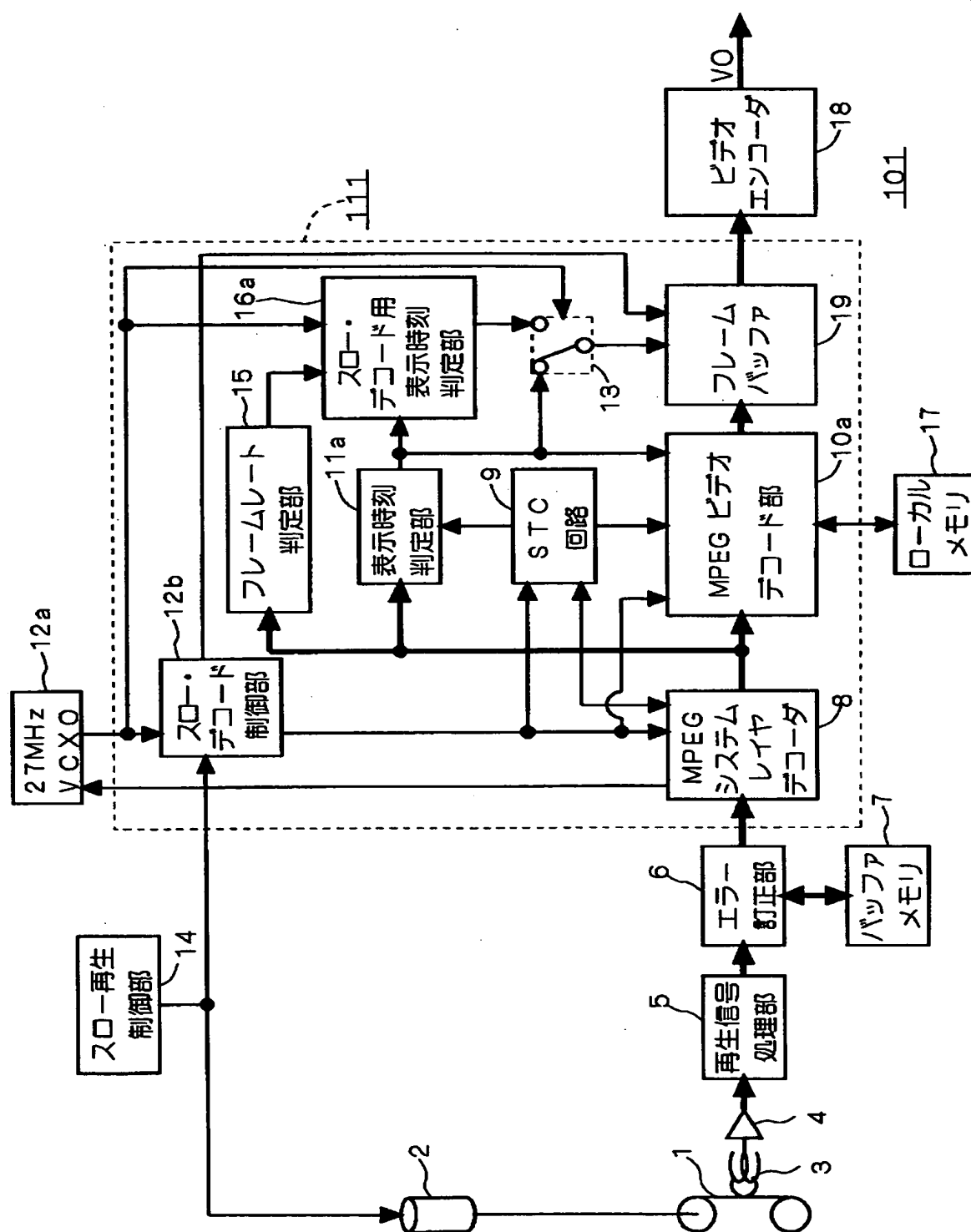
5 再生信号処理部、 8 MPEGシステムレイヤ・デコーダ（デコード部）、 9 STC回路（計数部）、 1 0 a, 1 0 b MPEGビデオ・デコード部（デコード部）、 1 2 a VCX0（クロック生成部）、 1 2 b スロー・デコード制御部（分

周部)、19 フレームバッファ(記憶部)、33 リファレンスフレーム(記憶部)。

【書類名】

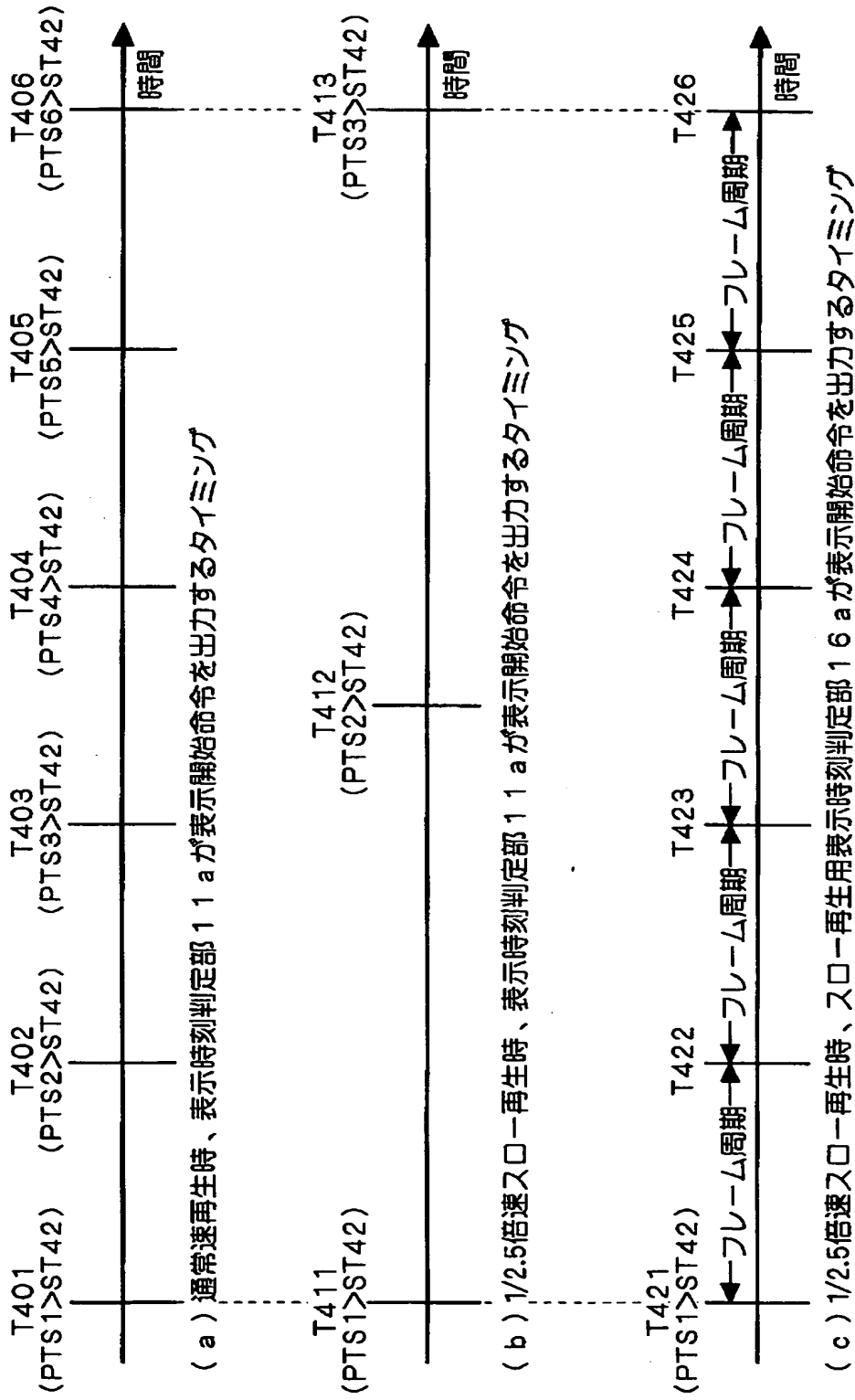
図面

【図 1】

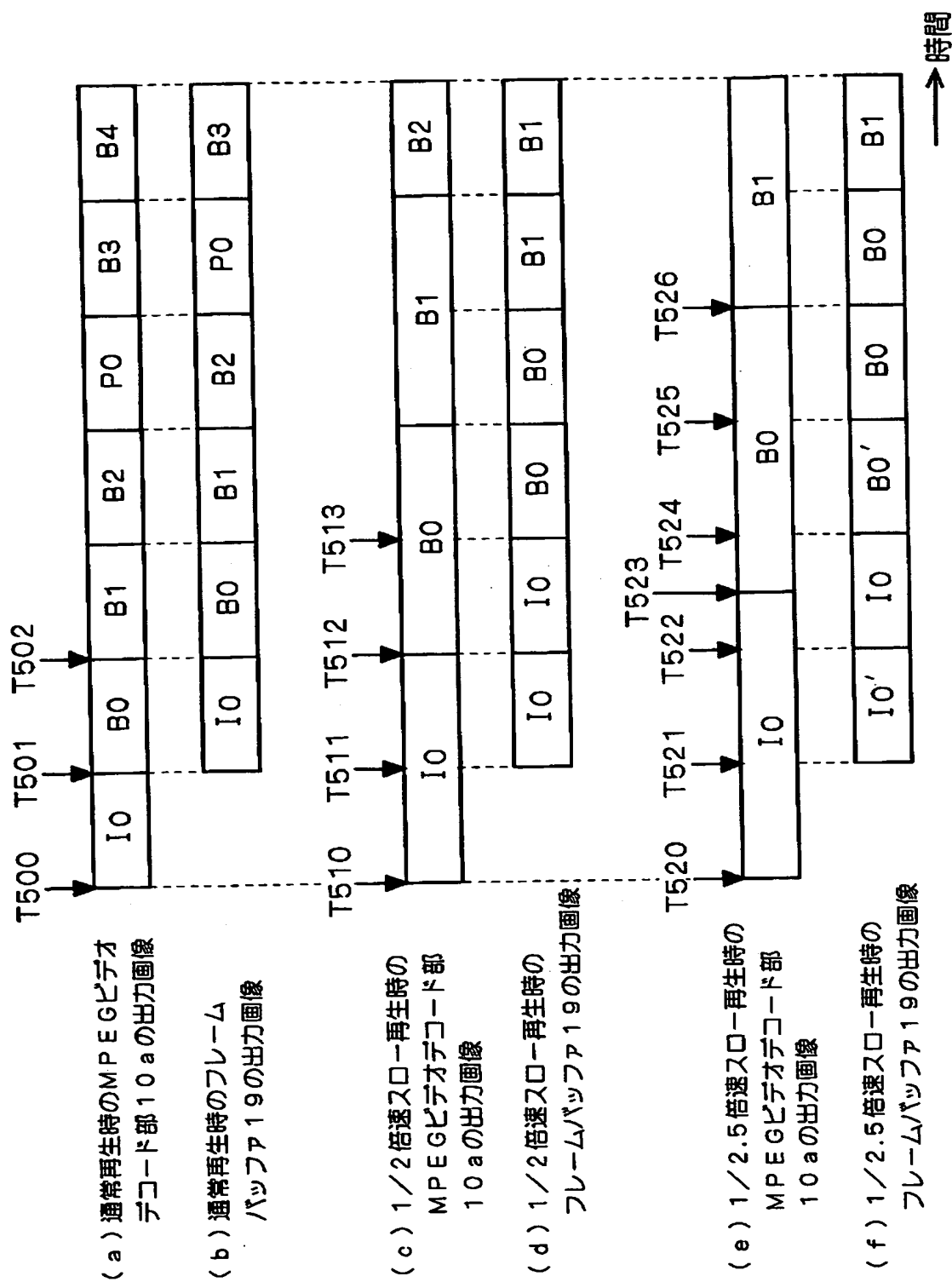




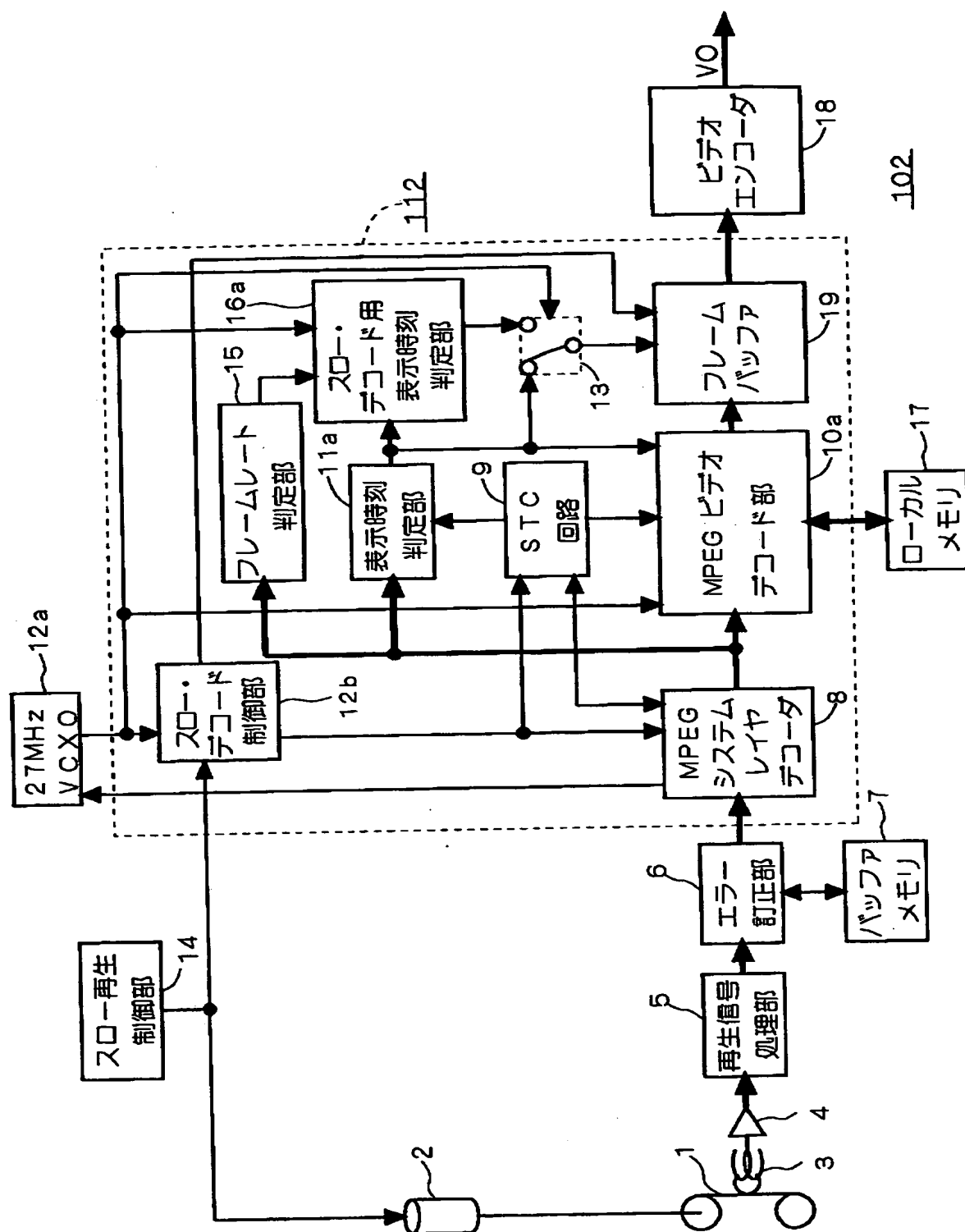
【図 2】



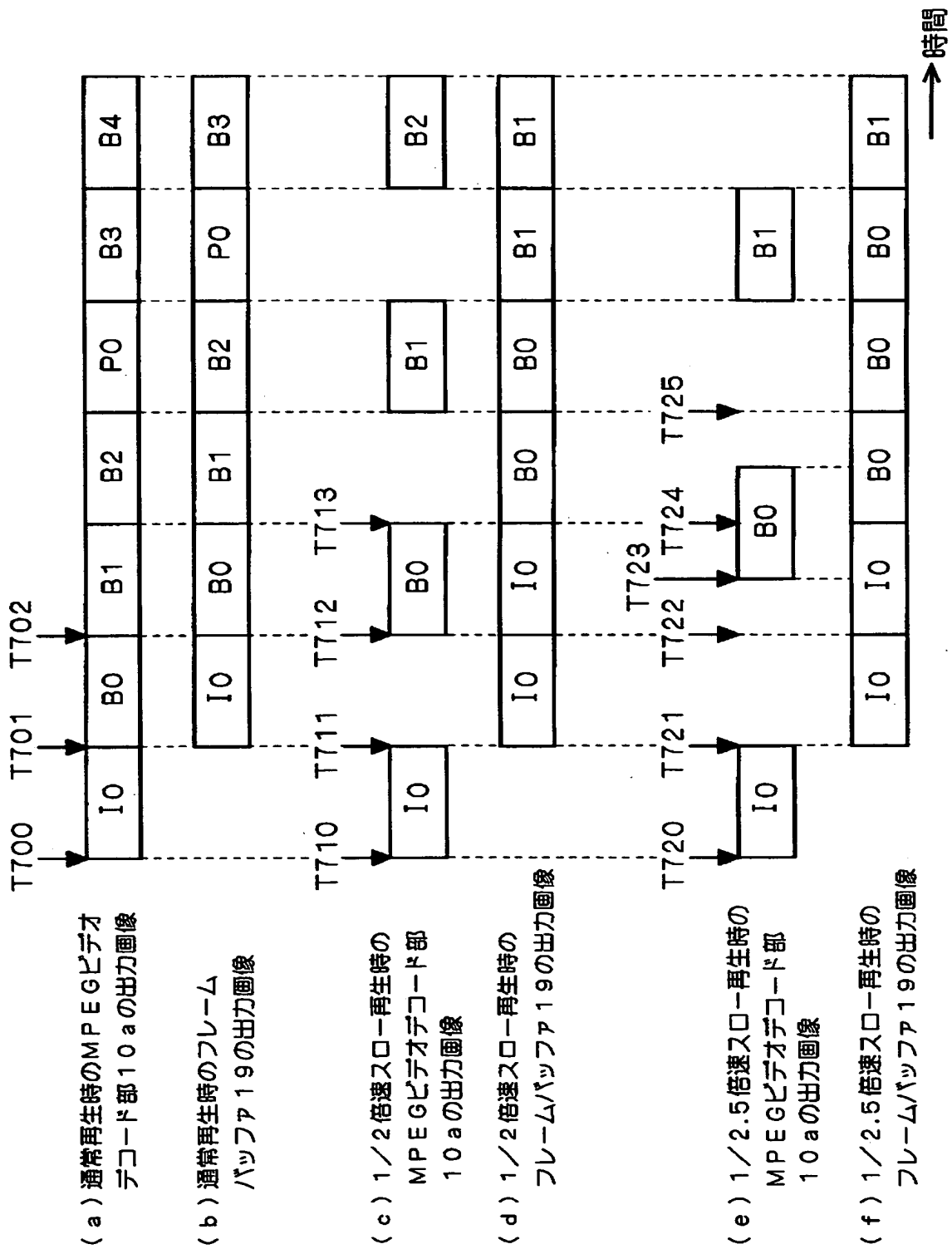
【図 3】



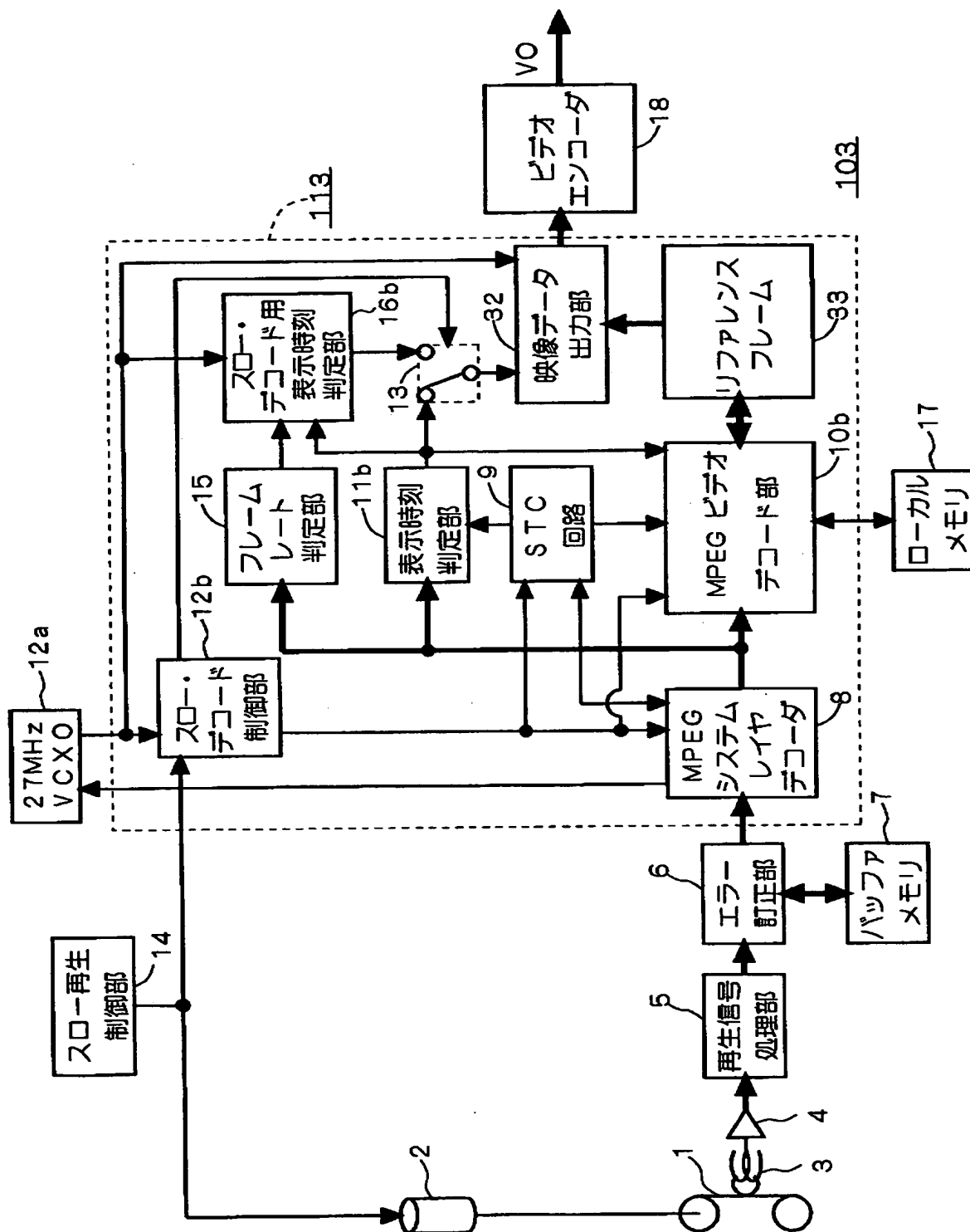
【图4】



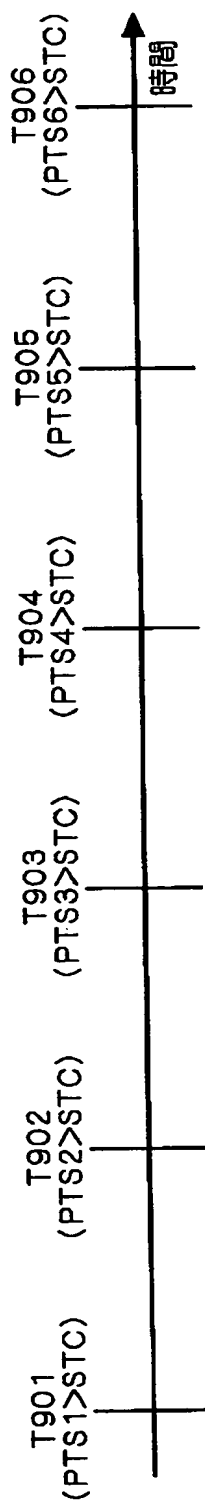
【図5】



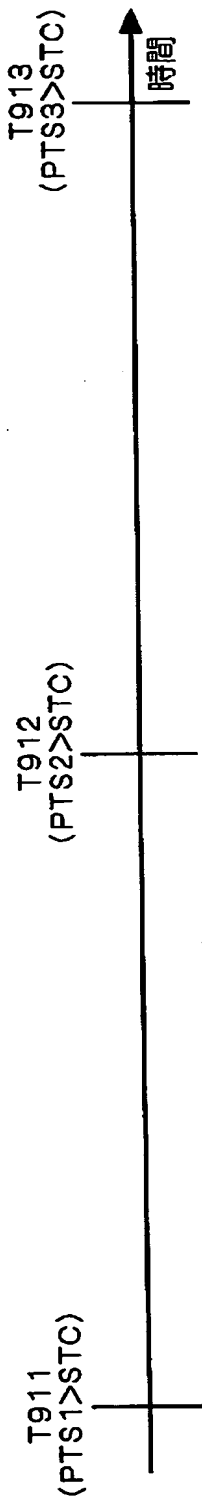
【図 6】



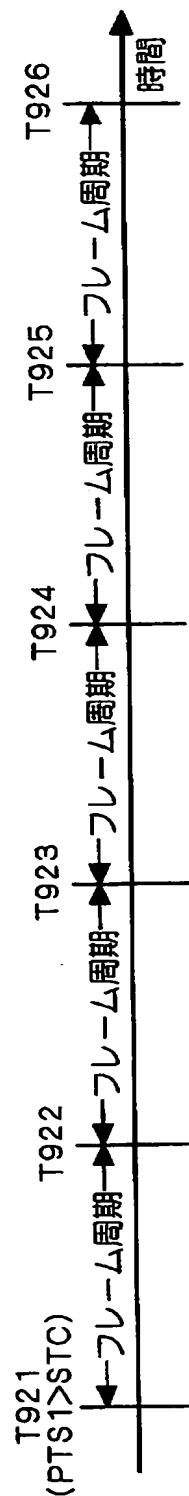
【図 7】



(a) 通常速再生時、表示時刻判定部 11b が次画面表示開始命令を出力するタイミング



(b) 1/2.5倍速スロー再生時、表示時刻判定部 11b が次画像表示開始命令を出力するタイミング



(c) 1/2.5倍速スロー再生時、スロー再生用表示時刻判定部 16b が次画面表示開始命令および反復表示開始命令を出力するタイミング

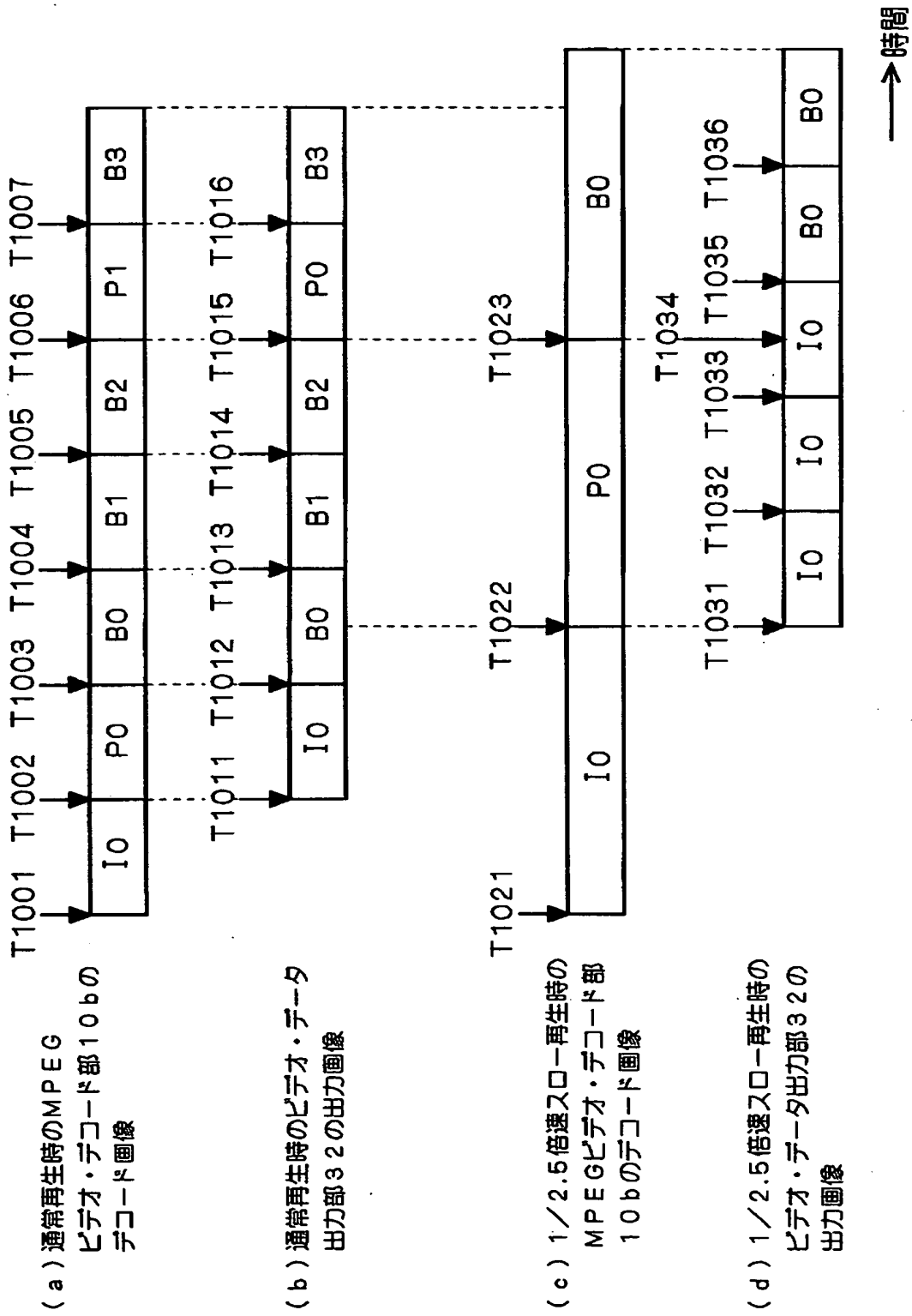
【図 8】

時刻	表示時刻判定部 1 1 b が 出力する表示開始命令
T901	次画像表示開始命令
T902	次画像表示開始命令
T903	次画像表示開始命令
T904	次画像表示開始命令
T905	次画像表示開始命令
T906	次画像表示開始命令

【図 9】

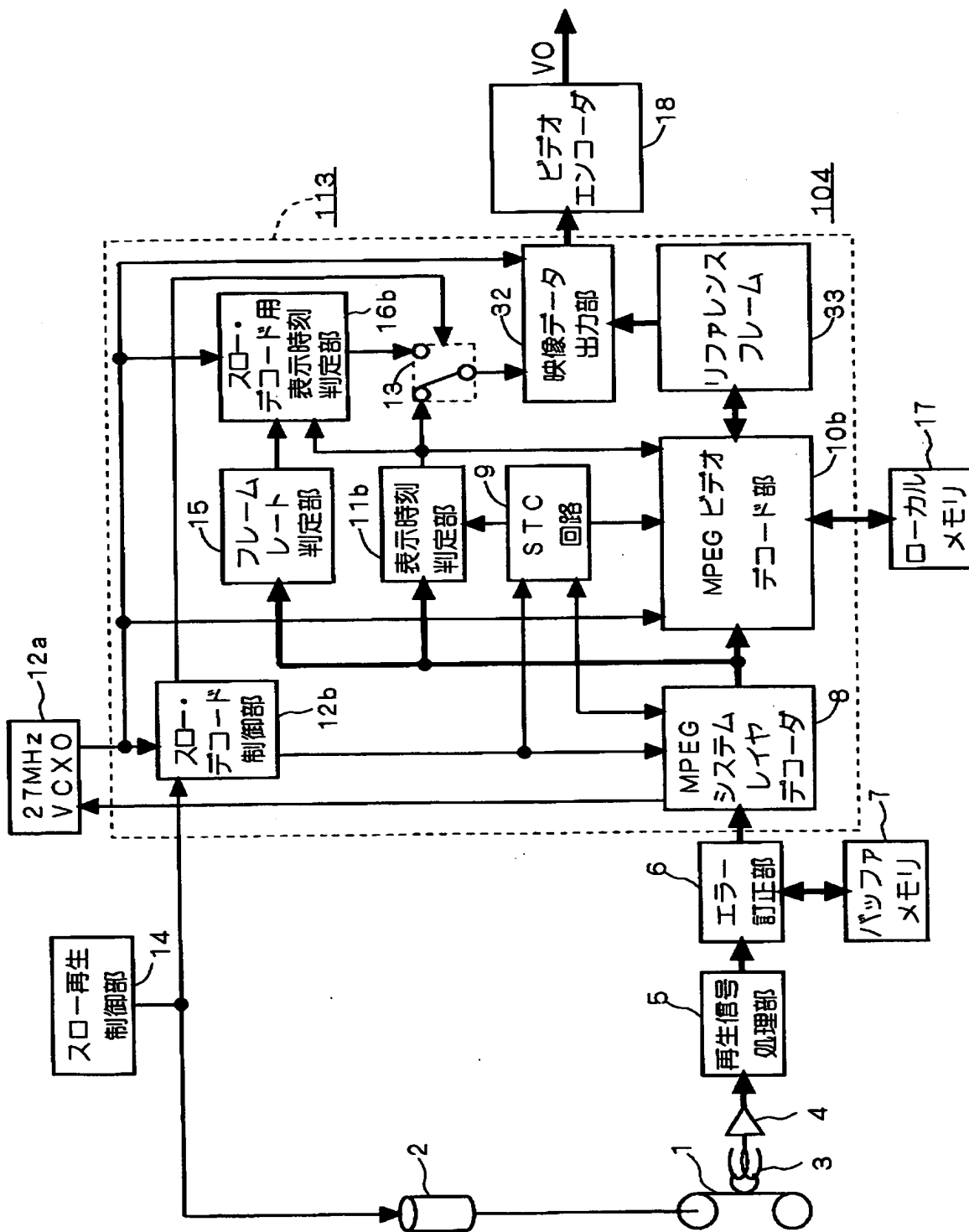
時刻	スロー再生時刻判定部 1 6 b が 出力する表示開始命令
T921	次画像表示開始命令
T922	反復表示開始命令
T923	反復表示開始命令
T924	次画像表示開始命令
T925	反復像表示開始命令
T926	次画像表示開始命令

【図 1 0】

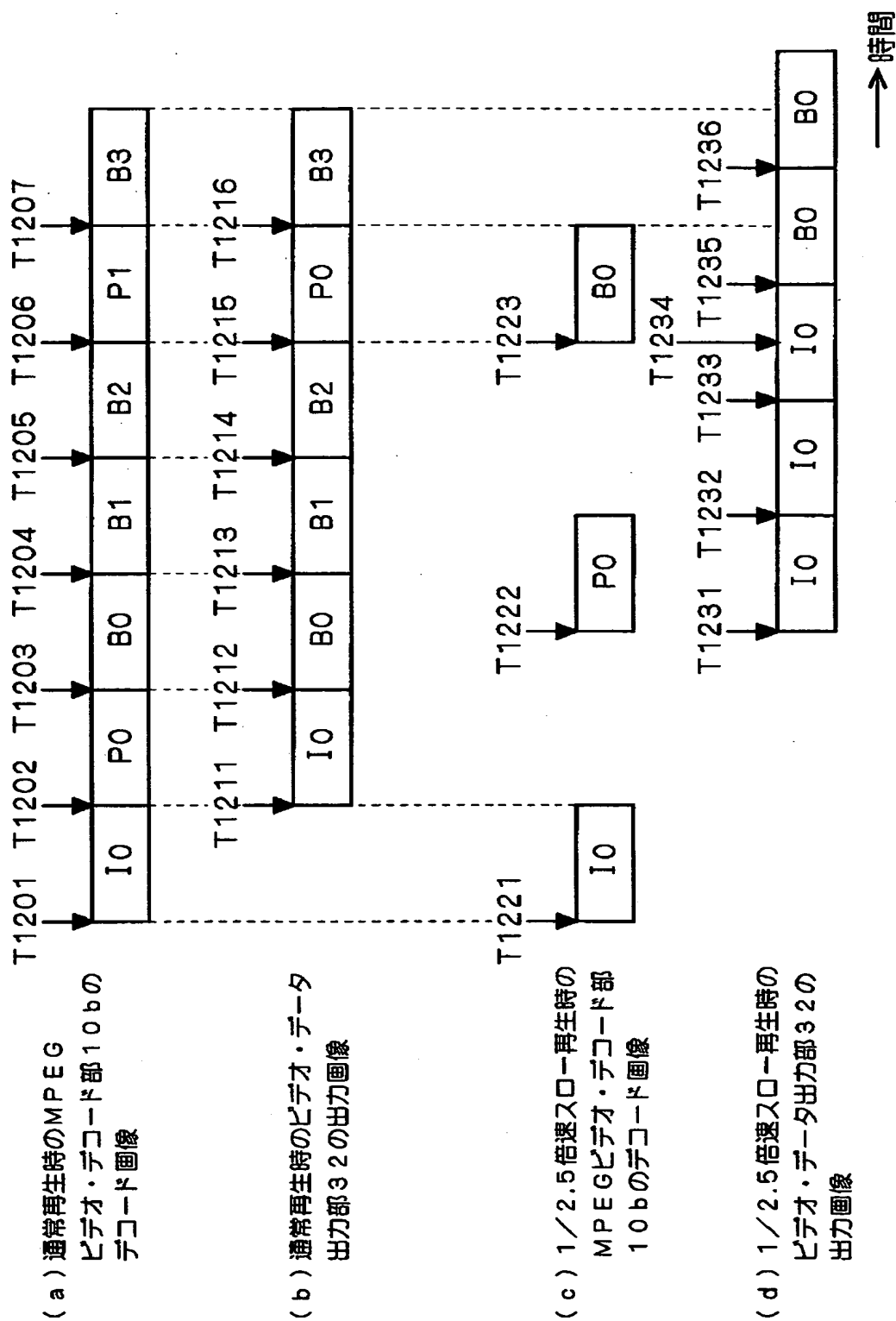




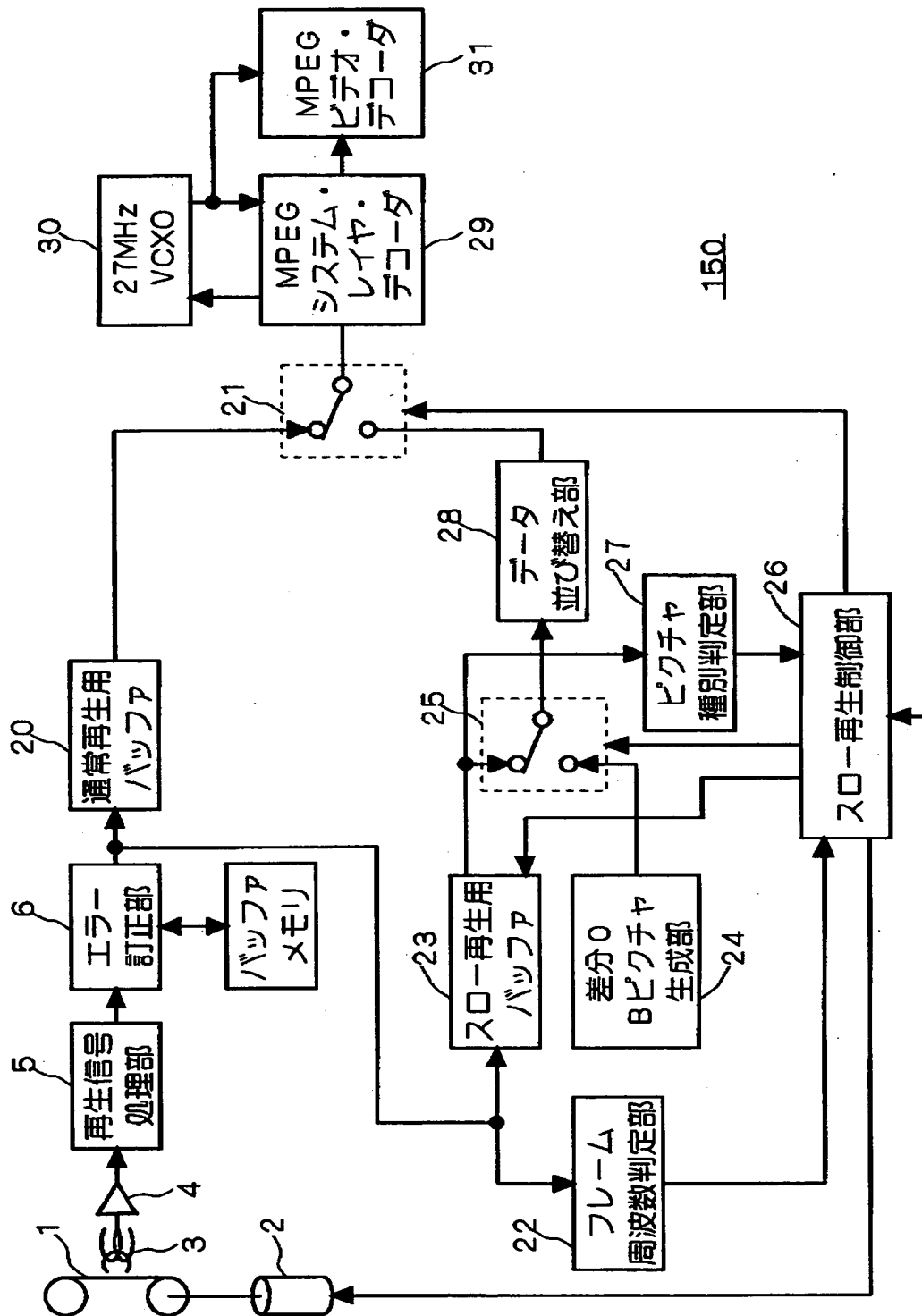
【図 11】



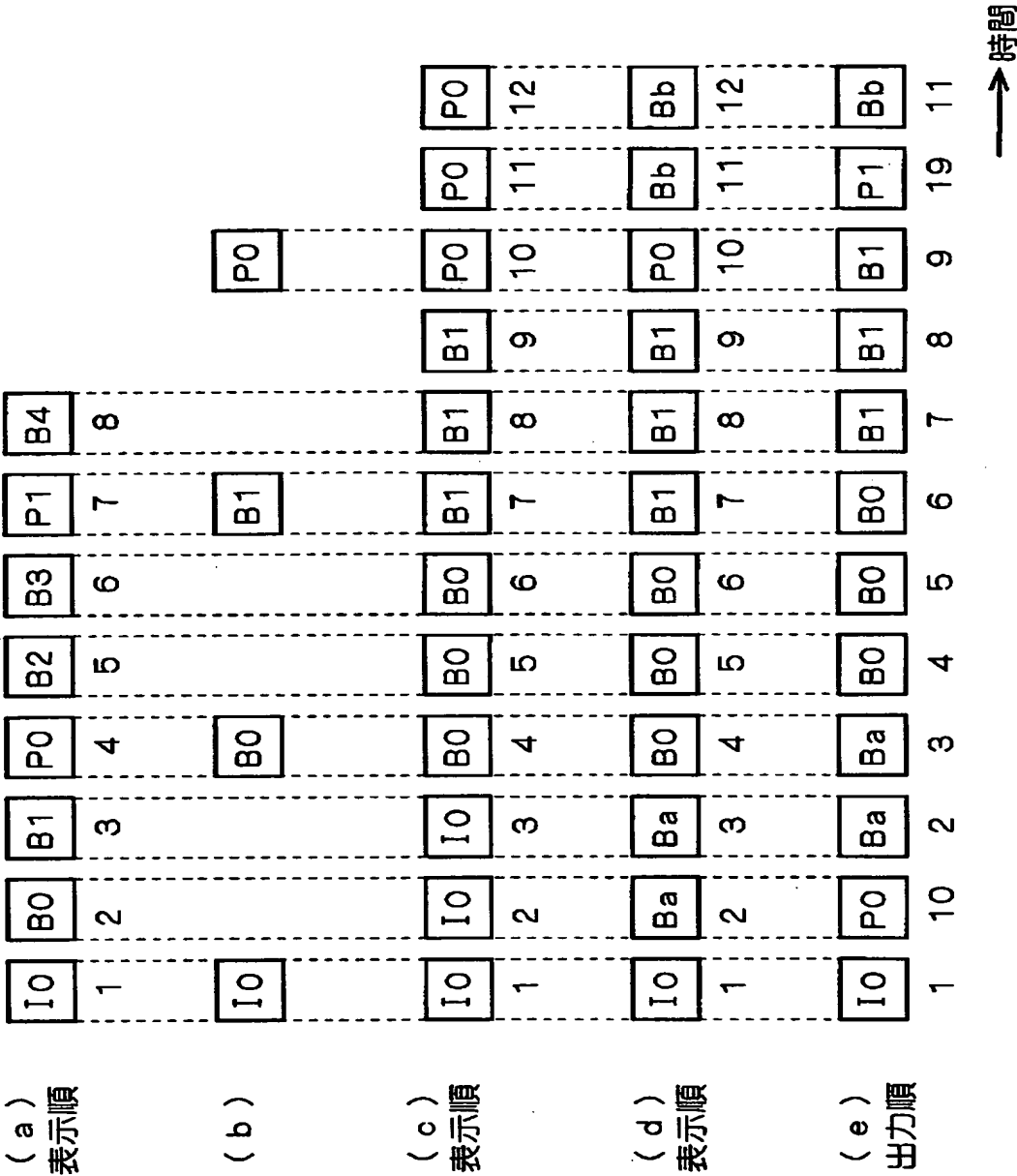
【図12】



【图 13】



【図 14】



【書類名】 要約書

【要約】

【課題】 複雑な回路構成を必要とせず、かつ整数分の一倍速に限定されない自由度の高いスロー再生を実現する。

【解決手段】 スロー・デコード制御部 1 2 b は、VCX0 1 2 a が生成する基準クロックをスロー速度と通常速度との比率で分周する。STC回路 9 は、分周クロックを計数する。MPEGビデオ・デコード部 1 0 a によるデコードの開始時刻は、MPEGデータに含まれるDTSとSTC回路 9 の計数値とを比較することによって決定される。表示時刻判定部 1 1 a は、MPEGデータに含まれるPTSとSTC回路 9 の計数値とを比較することにより、デコード後のデータの出力時期を決定する。フレームバッファ 1 9 に一時的に保持される復号化データは、MPEGデータに含まれるフレーム周波数情報にもとづいて判定部 1 6 a で生成される信号に応答して出力される。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000006013]

1. 変更年月日	1990年 8月24日
[変更理由]	新規登録
住 所	東京都千代田区丸の内2丁目2番3号
氏 名	三菱電機株式会社